



**FINAL EXAMINATION / PEPERIKSAAN AKHIR
SEMESTER 2 – SESSION 2018 / 2019
PROGRAM KERJASAMA**

COURSE CODE : DDWE 2163
KOD KURSUS

COURSE NAME : ELECTRONICS 2 /
NAMA KURSUS ELEKTRONIK 2

YEAR / PROGRAMME : 2 DDWB/E/K
TAHUN / PROGRAM

DURATION : 2 HOURS 30 MINUTES / 2 JAM 30 MINIT
TEMPOH

DATE : APRIL 2019
TARIKH

INSTRUCTION/ARAHAN :

1. Answer **ALL** question.
Jawab **SEMUA** soalan.

(You are required to write your name and your lecturer's name on your answer script)
(Pelajar dikehendaki tuliskan nama dan nama pensyarah pada skrip jawapan)

NAME / NAMA	:
I.C NO. / NO. K/PENGENALAN	:
YEAR / COURSE TAHUN / KURSUS	:
COLLEGE NAMA / NAMA KOLEJ	:
LECTURER'S NAME NAMA PENSYARAH	:

This examination paper consists of 10 pages including the cover
Kertas soalan ini mengandungi 10 muka surat termasuk kulit hadapan



PUSAT PROGRAM KERJASAMA

**PETIKAN DARIPADA PERATURAN AKADEMIK
ARAHAN AM - PENYELEWENGAN AKADEMIK**

1. SALAH LAKU SEMASA PEPERIKSAAN

1.1 Pelajar tidak boleh melakukan mana-mana salah laku peperiksaan seperti berikut :-

- 1.1.1 memberi dan/atau menerima dan/atau memiliki sebarang maklumat dalam bentuk elektronik, bercetak atau apa jua bentuk lain yang tidak dibenarkan semasa berlangsungnya peperiksaan sama ada di dalam atau di luar Dewan Peperiksaan melainkan dengan kebenaran Ketua Pengawas; atau
- 1.1.2 menggunakan maklumat yang diperolehi seperti di atas bagi tujuan menjawab soalan peperiksaan; atau
- 1.1.3 menipu atau cuba untuk menipu atau berkelakuan mengikut cara yang boleh ditafsirkan sebagai menipu semasa berlangsungnya peperiksaan; atau
- 1.1.4 lain-lain salah laku yang ditetapkan oleh Universiti (seperti membuat bising, mengganggu pelajar lain, mengganggu Pengawas menjalankan tugasnya).

2. HUKUMAN SALAH LAKU PEPERIKSAAN

2.1 Sekiranya pelajar didapati telah melakukan pelanggaran mana-mana peraturan peperiksaan ini, setelah diperakukan oleh Jawatankuasa Peperiksaan Fakulti dan disabitkan kesalahannya, Senat boleh mengambil tindakan dari mana-mana satu yang berikut :-

- 2.1.1 memberi markah SIFAR (0) bagi keseluruhan keputusan peperiksaan kursus yang berkenaan (termasuk kerja kursus); atau
- 2.1.2 memberi markah SIFAR (0) bagi semua kursus yang didaftarkan pada semester tersebut.

2.2 Jawatankuasa Akademik Fakulti boleh mencadangkan untuk diambil tindakan tatatertib mengikut peruntukan Akta Universiti dan Kolej Universiti, 1971, Kaedah-kaedah Universiti Teknologi Malaysia (Tatatertib Pelajar-pelajar), 1999 bergantung kepada tahap kesalahan yang dilakukan oleh pelajar.

2.3 Pelajar yang didapati melakukan kesalahan kali kedua akan diambil tindakan seperti di perkara 2.1.2 dan dicadang untuk diambil tindakan tatatertib mengikut peruntukan Akta Universiti dan Kolej Universiti, 1971, Kaedah-kaedah Universiti Teknologi Malaysia (Tatatertib Pelajar-pelajar), 1999.

PART A (30 MARKS) / BAHAGIAN A (30 MARKAH)

- Q1 Referring to Figure Q1, determine V_{CC} if the voltage gain, $A_v = -160$. Assume $r_o = \infty$.
Merujuk pada Rajah Q1, tentukan V_{CC} jika gandaan voltan, $A_v = -160$. Anggap $r_o = \infty$.

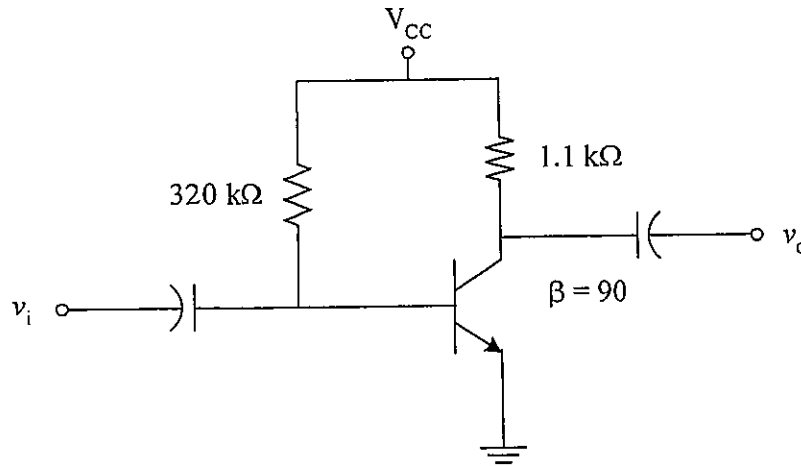


Figure Q1 / Rajah Q1

(6 marks / markah)

- Q2. Design a self-bias bypassed JFET network to have a gain, $A_v = -8$. The device should be biased at $V_{GSQ} = V_p/3$. Given $V_{DD} = 20$ V, $R_G = 1$ M Ω , $I_{DSS} = 12$ mA, $V_p = -6$ V and $r_d = \infty$.

Rekabentuk satu rangkaian JFET "bypassed" pincangan sendiri dengan gandaan, $A_v = -8$. Peranti mesti dipincang pada $V_{GSQ} = V_p/3$. Diberikan $V_{DD} = 20$ V, $R_G = 1$ M Ω , $I_{DSS} = 12$ mA, $V_p = -6$ V dan $r_d = \infty$.

(6 marks / markah)

Q3. Referring to Figure Q3,

- sketch and label the output waveform, V_o , with reference to input, V_i .
- calculate the total voltage gain in decibel (dB).

Merujuk kepada Rajah Q3,

- lakar dan label gelombang keluaran, V_o , dengan merujuk kepada masukan, V_i .*
- kirakan jumlah gandaan voltan dalam desibel (dB).*

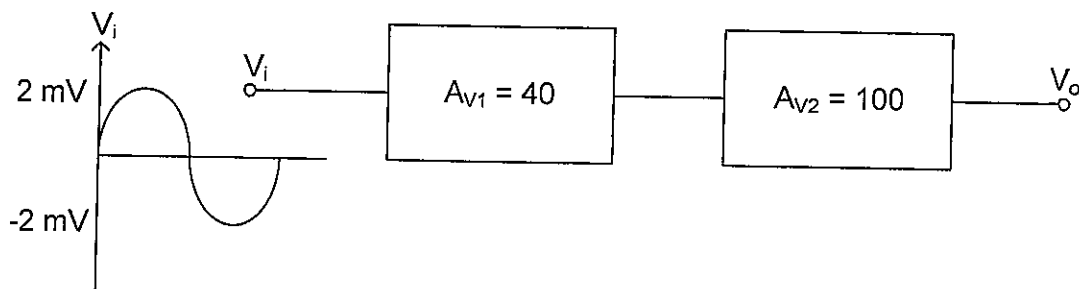


Figure Q3/Rajah Q3

(6 marks / markah)

- Q4 a) State three (3) ideal characteristics of an operational amplifier.
Nyatakan tiga (3) ciri-ciri unggul penguat kendalian.
- b) Referring to Figure Q4(b), named the type of active filter, determine the cut-off frequency and sketch the frequency response .
Merujuk pada Rajah Q4(b), namakan jenis penapis aktif tersebut, tentukan frekuensi potong dan lakarkan sambutan frekuensi.

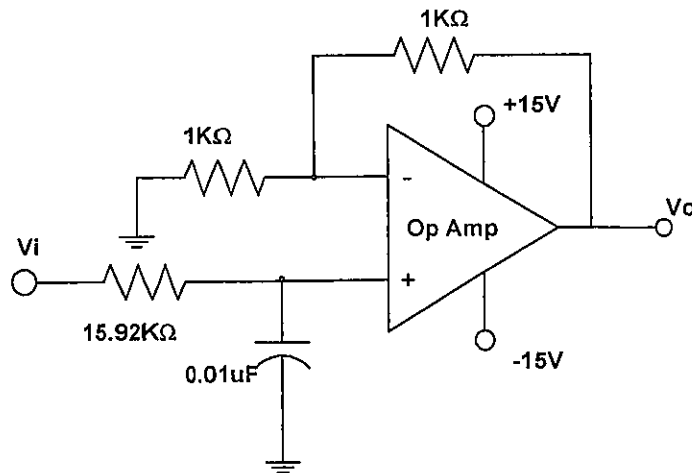


Figure Q4(b) / Rajah Q4(b)

(6 marks / markah)

- Q5 a) With aid of diagram, explain the differences between negative feedback and positive feedback.
Berpandukan gambar rajah, terangkan perbezaan antara suapbalik negatif dan suapbalik positif.
- b) State four (4) advantages of negative feedback.
Nyatakan empat (4) kelebihan suapbalik negatif.

(6 marks / markah)

PART B (70 MARKS) / BAHAGIAN B (70 MARKAH)

Q6 Refer to Figure Q6.

- (a) Sketch and label ac equivalent circuit using r_e model. Assume $r_o = \infty$.
- (b) Determine Z_i , Z_o and A_{VNL} .
- (c) Determine A_{VL} , A_{VS} and A_I .
- (d) Given $v_i = 10 \sin \omega t$ mV, sketch and label v_o with reference to v_i .

Rujuk pada Rajah Q6.

- (a) Lakar dan labelkan litar setara ac model r_e . Anggap $r_o = \infty$.
- (b) Tentukan Z_i , Z_o dan A_{VNL} .
- (c) Tentukan A_{VL} , A_{VS} dan A_I .
- (d) Diberi $V_s = 10 \sin \omega t$ mV, lakar dan labelkan V_o merujuk kepada V_s .

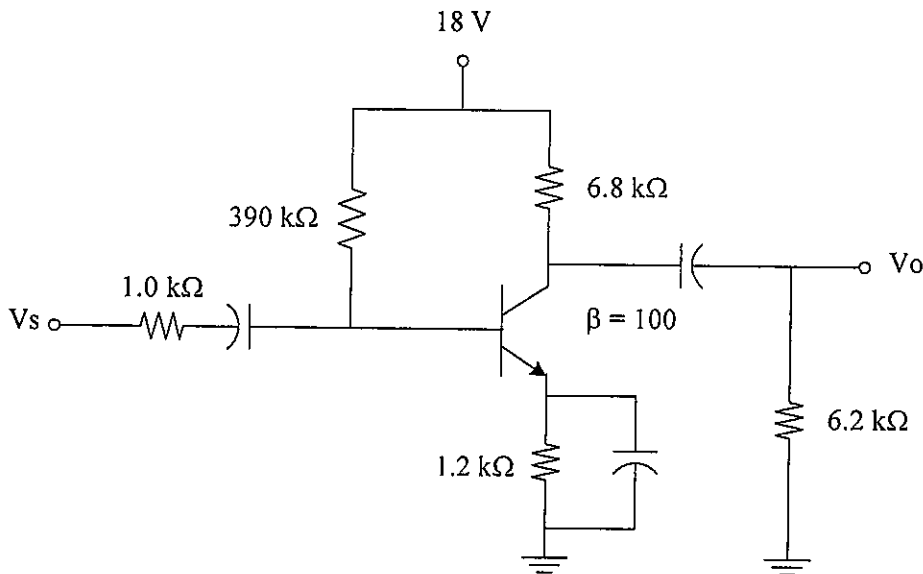


Figure Q6 / Rajah Q6

(15 marks / markah)

Q7. Refer to Figure Q7.

- Draw and label the ac equivalent circuit.
- Determine voltage gain A_v , transconductance factor g_m , input impedance, Z_i and output impedance, Z_o .
- Sketch and label the output voltage, V_o , if the input voltage, V_i , is $10 \text{ mV}_{\text{rms}}$ sine wave.

Rujuk pada Rajah Q7.

- Lukis dan labelkan litar setara au.
- Tentukan gandaan voltan A_v , faktor pindah kealiran g_m , galangan masukan, Z_i dan galangan keluaran, Z_o .
- Lakar dan labelkan voltan keluaran, V_o , jika voltan masukan, V_i , adalah $10 \text{ mV}_{\text{pmkd}}$ gelombang sinus.

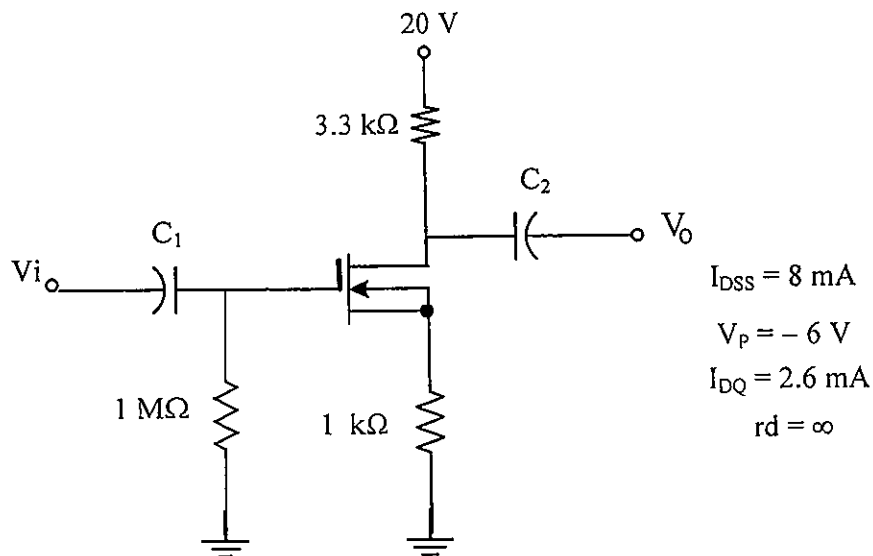


Figure Q7 / Rajah Q7

(15 marks / markah)

Q8. Refer to Figure Q8.

- Draw and label the ac equivalent circuit.
- Calculate I_D , V_{GSQ} , g_m , Z_i , Z_o , A_{V1} , A_{V2} and A_V .
- Sketch and label the output voltage, V_o with reference to the input voltage, V_i . Given $V_i = 20mV_{rms}$ sine wave.

Rujuk pada Rajah Q8.

- Lukis dan labelkan litar setara au.
- Kirakan I_D , V_{GSQ} , g_m , Z_i , Z_o , A_{V1} , A_{V2} dan A_V .
- Lakar dan labelkan voltan keluaran, V_o dengan merujuk pada voltan masukan, V_i . Diberi $V_i = 20 mV_{pmkd}$ gelombang sinus.

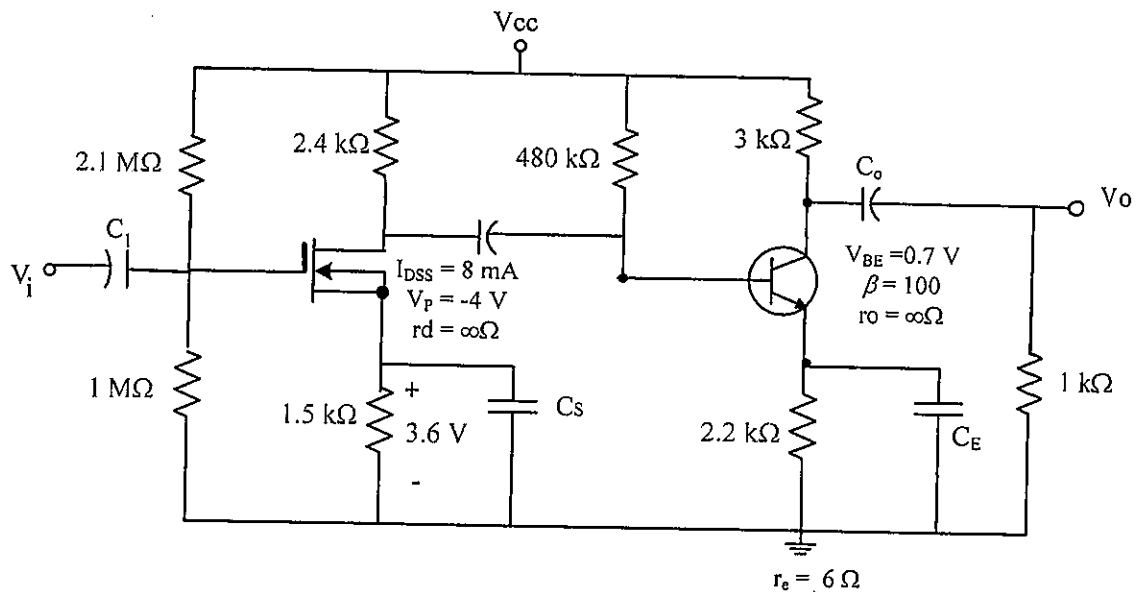


Figure Q8 / Rajah Q8

(20 marks / markah)

- Q9 a) Referring to the Op-Amp circuit in Figure Q9(a),
- named each of amplifier used in this multistage Op-Amp.
 - determine the output voltage V_{o1} , V_{o2} and V_o .

Merujuk pada litar Op-Amp dalam Rajah Q9(a),

- namakan setiap penguat dalam Op-Amp berbilang tahap.
- tentukan voltan keluaran V_{o1} , V_{o2} dan V_o .

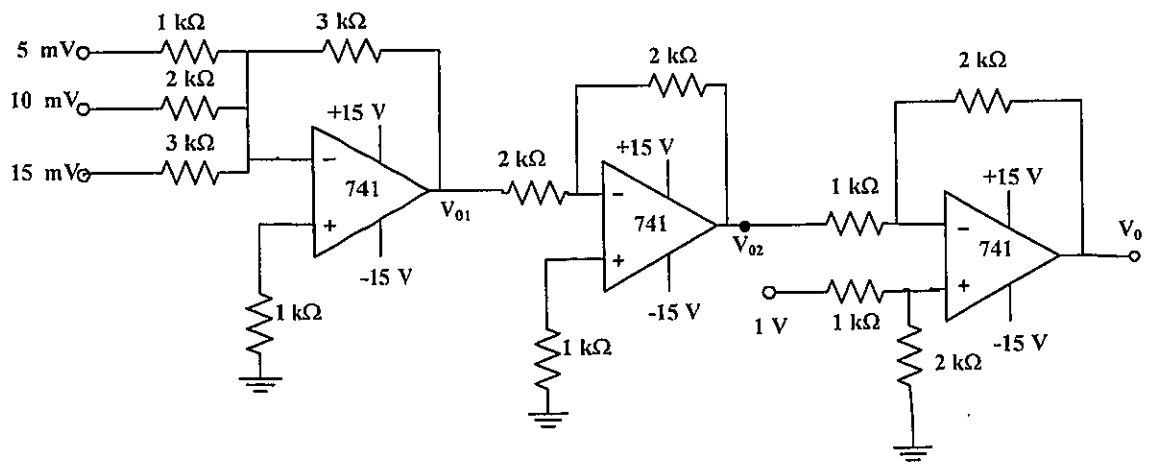


Figure Q9(a) / Rajah Q9(a)

- b) Referring to Figure Q9(b),
- state the application of the operational amplifier.
 - sketch and label the output voltage, V_o .

Merujuk pada Rajah Q9(b)

- nyatakan kegunaan penguat kendalian tersebut.*
- lakar dan labelkan voltan keluaran, V_o .*

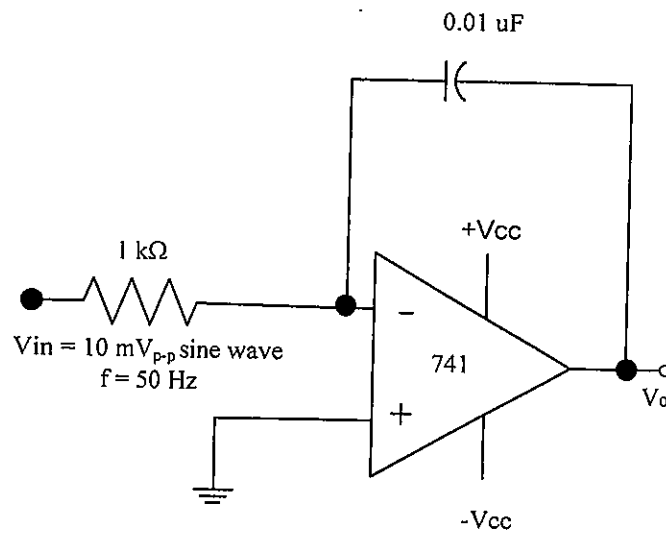


Figure Q9 (b) / *Rajah Q9(b)*

(20 marks / *markah*)

Mukasurat ini sengaja dibiarkan kosong

[This page is purposely left blank]

Mukasurat ini sengaja dibiarkan kosong

[This page is purposely left blank]