



UTM
UNIVERSITI TEKNOLOGI MALAYSIA

Sekolah Pendidikan Profesional dan
Pendidikan Berterusan
(UTMSPACE)

**FINAL EXAMINATION / PEPERIKSAAN AKHIR
SEMESTER 2 – SESSION 2016 / 2017
PROGRAM KERJASAMA**

COURSE CODE : DDPE 2162
KOD KURSUS

COURSE NAME : ELECTRONICS II / *ELEKTRONIK II*
NAMA KURSUS

YEAR / PROGRAMME : 2 DDPE / B / K / P
TAHUN / PROGRAM

DURATION : 2 HOURS / 2 JAM
TEMPOH

DATE : MARCH / APRIL 2017
TARIKH

INSTRUCTION : ANSWER ALL QUESTIONS IN PART A AND PART B

ARAHAN : JAWAB SEMUA SOALAN PADA BAHAGIAN A DAN BAHAGIAN B

(You are required to write your name and your lecturer's name on your answer script)
(*Pelajar dikehendaki menulis nama dan nama pensyarah pada skrip jawapan*)

| | | |
|-----------------------------------|---|-------|
| NAME / NAMA PELAJAR | : | |
| I.C NO. / NO. K/PENGENALAN | : | |
| YEAR / COURSE TAHUN / KURSUS | : | |
| COLLEGE'S NAME NAMA KOLEJ | : | |
| LECTURER'S NAME NAMA PENSYARAH | : | |

This examination paper consists of ...9... pages including the cover
Kertas soalan ini mengandungi ...9..... muka surat termasuk kulit hadapan

**PUSAT PENGAJIAN DIPLOMA
SPACE
UTM *International Campus*
PETIKAN DARIPADA PERATURAN AKADEMIK**

ARAHAN AM

1. PENYELEWENGAN AKADEMIK (SALAH LAKU PEPERIKSAAN)

1.1. Melakukan mana-mana salah laku peperiksaan seperti berikut:-

- (a) Memberi atau menerima atau memiliki sebarang maklumat dalam bentuk elektronik, cetak atau apa-apa jua bentuk lain yang ada kaitan dengan sesuatu kursus semasa peperiksaan bagi kursus tersebut dijalankan sama ada di dalam atau di luar Dewan/Bilik Peperiksaan melainkan dengan kebenaran Ketua Pengawas.
- (b) Menggunakan maklumat yang diperolehi seperti di perkara 1(a) di atas bagi tujuan menjawab soalan peperiksaan.
- (c) Menipu atau cuba untuk menipu atau berkelakuan mengikut cara yang boleh ditafsirkan sebagai menipu atau cuba untuk menipu semasa peperiksaan sedang berjalan.
- (d) Lain-lain salah laku yang ditetapkan oleh Universiti.

2. HUKUMAN

Sekiranya pelajar didapati telah melakukan pelanggaran mana-mana peraturan peperiksaan ini, setelah dibicara oleh Jawatankuasa Akademik Fakulti dan disabitkan kesalahannya, Senat boleh mengambil tindakan dari mana-mana satu, atau kombinasi yang sesuai dari dua atau lebih hukuman-hukuman berikut :-

- (a) Memberi markah SIFAR (0) bagi keseluruhan keputusan peperiksaan mata pelajaran yang berkenaan. (Termasuk kerja kursus).
- (b) Memberi markah SIFAR (0) bagi semua mata pelajaran yang didaftarkan kepada semester tersebut.
- (c) Pelajar yang didapati melakukan kesalahan kali kedua hendaklah diambil tindakan tatatertib mengikut peruntukan Akta Universiti dan Kolej Universiti, 1971, Kaedah-kaedah Universiti Teknologi Malaysia (Tatatertib Pelajar-pelajar), 1999.

PART A (40 MARKS) / BAHAGIAN A (40 MARKAH)

Q1. a) Refer to Figure Q1 (a).

- i) Name the type of the JFET and draw the connection for biasing voltages between the gate and source.
- ii) If the V_{GS} value is set to zero, and V_{DS} is increasing to some positive value exceeding pinch-off voltage.
 - a) Draw the effect of the depletion region for the structure of this JFET.
 - b) Draw the response curve (characteristic graph) and label the important values that occur at this point.

Merujuk pada Rajah Q1 (a)

- i) *Namakan jenis JFET dan lukiskan sambungan untuk voltan pincangan diantara get dan sumber.*
- ii) *Sekiranya nilai V_{GS} diset pada nilai sifar, dan nilai V_{DS} dinaikkan sehingga ke satu nilai positif melebihi voltan "pinch-off".*
 - a) *Lukiskan kesan keatas kawasan lapisan susutan untuk struktur JFET ini.*
 - b) *Lukiskan lengkung sambutan (graf ciri) dan label nilai-nilai penting yang ada pada titik ini.*

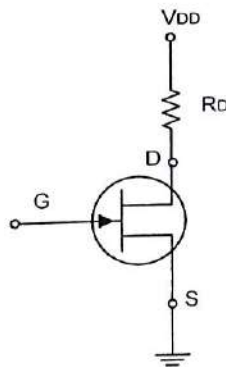
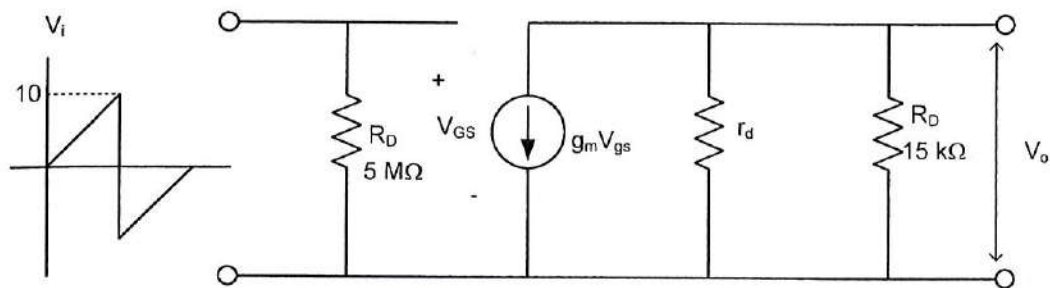


Figure Q1(a) / Rajah Q1(a)

- b) Referring to the circuit in Figure Q1(b),
- determine the value of g_m .
 - calculate the values of Z_i , y_{os} and A_v .
 - sketch the output waveform.

Merujuk kepada litar dalam Rajah Q1(b),

- tentukan nilai g_m .
- kira nilai-nilai Z_i , y_{os} dan A_v .
- lakar bentuk gelombang keluaran.



Specifications ;
 $I_{DQ} = 3.3 \text{ mA}$
 $I_{DSS} = 5 \text{ mA}$
 $V_p = -6 \text{ V}$
 $Z_o = 10 \text{ k}\Omega$

Figure Q1(b) / Rajah Q1(b)

(15 marks/markah)

- Q2. a) i) Name the basic features of Op-Amp.

Namakan ciri asas bagi penguat kendalian.

- ii) Determine the voltage gain, A_v and R_f value of the op-amp in Figure Q2.

Tentukan gandaan voltan, A_v dan nilai R_f untuk penguat kendalian dalam Rajah Q2.

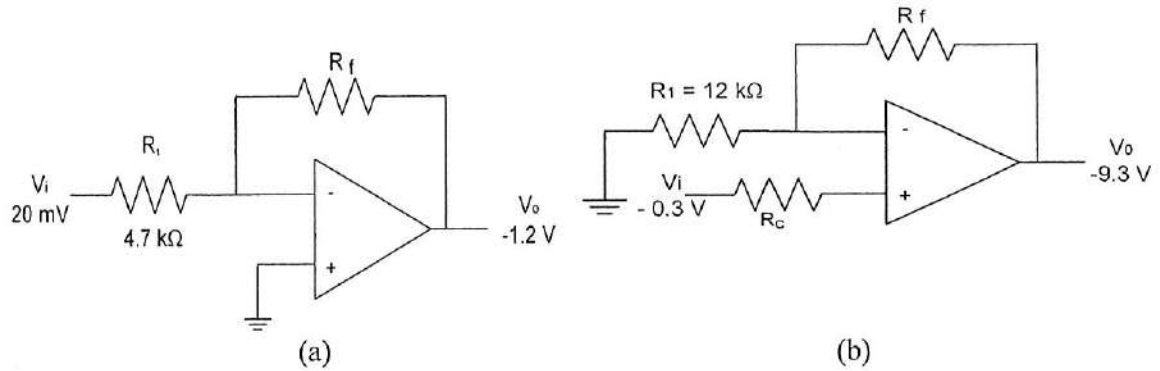


Figure Q2(a) / Rajah Q2(a)

- b) Calculate the CMRR (dB) for the op-amp values given below:

Kirakan CMRR (dB) bagi penguat kendalian dengan nilai yang dibawah:

$$\begin{aligned} V_d &= 2 \text{ mV} & V_{od} &= 350 \text{ mV} \\ V_c &= 2 \text{ mV} & V_{oc} &= 50 \mu\text{V} \end{aligned}$$

(15 marks /markah)

- Q3. a) i) Describe the class A of power amplifier.
Jelaskan penguat kuasa kelas A.
- ii) Draw the position of Q point for a class B power amplifier on the load line.
Lukiskan kedudukan titik Q bagi penguat kuasa kelas B pada garis beban.
- iii) State the advantage of class AB power amplifier as compared to class B.
Nyatakan kelebihan penguat kuasa kelas AB berbanding kelas B.

- b) Figure Q3(b) show the graph of power amplifier circuit characteristic.
- i) State the amplifier class and name the power amplifier circuit.
- ii) Determine the I_{CQ} , I_{BQ} and V_{CEQ} .

Rajah Q3(b) menunjukkan graf ciri litar penguat kuasa.

- i) *Nyatakan kelas penguat dan namakan litar penguat kuasa tersebut.*
- ii) *Tentukan nilai I_{CQ} , I_{BQ} dan V_{CEQ} .*

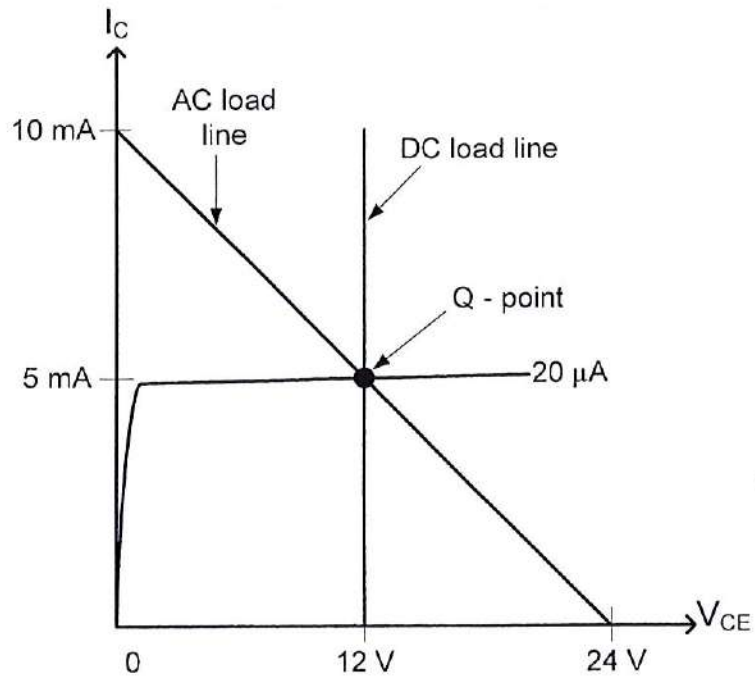


Figure Q3(b) /Rajah Q3(b)

(10 marks/markah)

ANSWER ALL QUESTION IN PART B / JAWAB SEMUA SOALAN DI BAHAGIAN B (60 MARKS / MARKAH)

Q4. a) Referring to the circuit in Figure Q4(a), plot the transfer curve for the FET and determine the following values:

Merujuk kepada litar dalam Rajah Q4(a), lukiskan lengkung pindah untuk FET dan tentukan nilai-nilai berikut:

- i) V_G .
- ii) I_{DQ} and V_{GSQ} .
- iii) V_D and V_S .
- iv) V_{DS} .

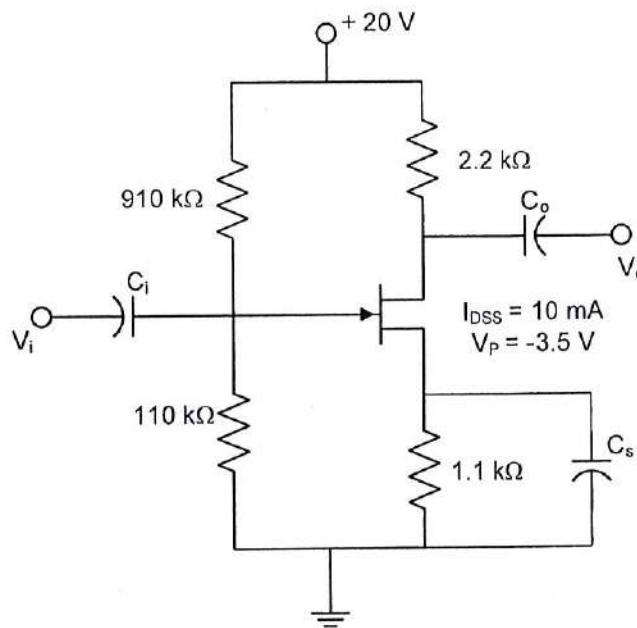


Figure Q4(a) / Rajah Q4(a)

b) Design a self-bias bypassed JFET network to have a gain, $A_v = -8$. The device should be biased at $V_{GSQ} = |V_p|/3$. Given $V_{DD} = 20$ V, $R_G = 1$ M Ω , $I_{DSS} = 12$ mA $V_p = -6$ V and $r_d = 40$ k Ω . Draw with labeling the circuit and sketch the a.c equivalent circuit.

Rekabentuk satu rangkaian JFET "bypassed" pincangan sendiri dengan gandaan, $A_v = -8$. Peranti mesti dipincang pada $V_{GSQ} = |V_p|/3$. Diberikan $V_{DD} = 20$ V, $R_G = 1$ M Ω , $I_{DSS} = 12$ mA, $V_p = -6$ V dan $r_d = 40$ k Ω . Lukis serta labelkan litar ini dan lakarkan litar setara a.u.

(20 marks / markah)

- Q5. a) Figure Q5(a) is a non inverting summing amplifier. Find the output equation, V_o in terms of V_1 and V_2 if $(R_2 / R_1) = 2$.

Rajah Q5(a) adalah penguat campur tak menyongsang. Dapatkan persamaan keluaran, V_o dalam sebutan V_1 dan V_2 sekiranya $(R_2 / R_1) = 2$.

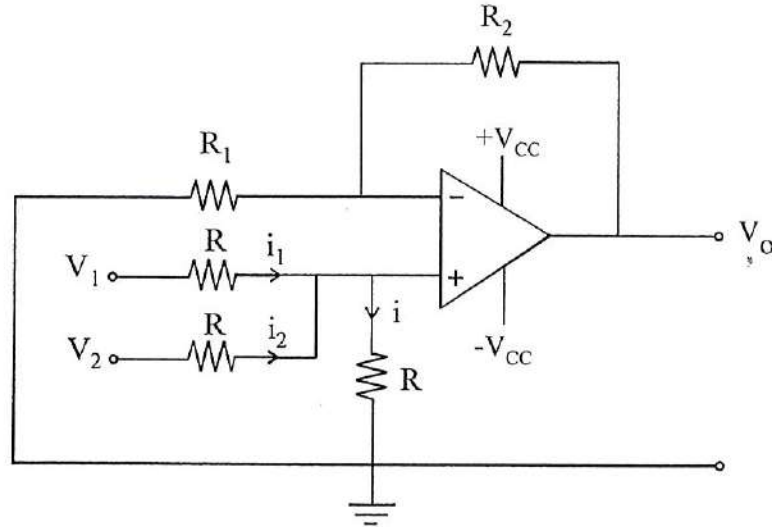


Figure Q5(a) / Rajah Q5(a)

- b. i) Refer to Figure Q5(b), name the op-amp circuit label A,B,C and D.
Rujuk pada Rajah Q5(b), namakan litar penguat kendalian yang berlabel A,B,C dan D.
- ii) Determine the output voltage of each op-amp V_{o1} , V_{o2} , V_{o3} and V_o .
Tentukan nilai voltan keluaran setiap penguat kendalian V_{o1} , V_{o2} , V_{o3} dan V_o .

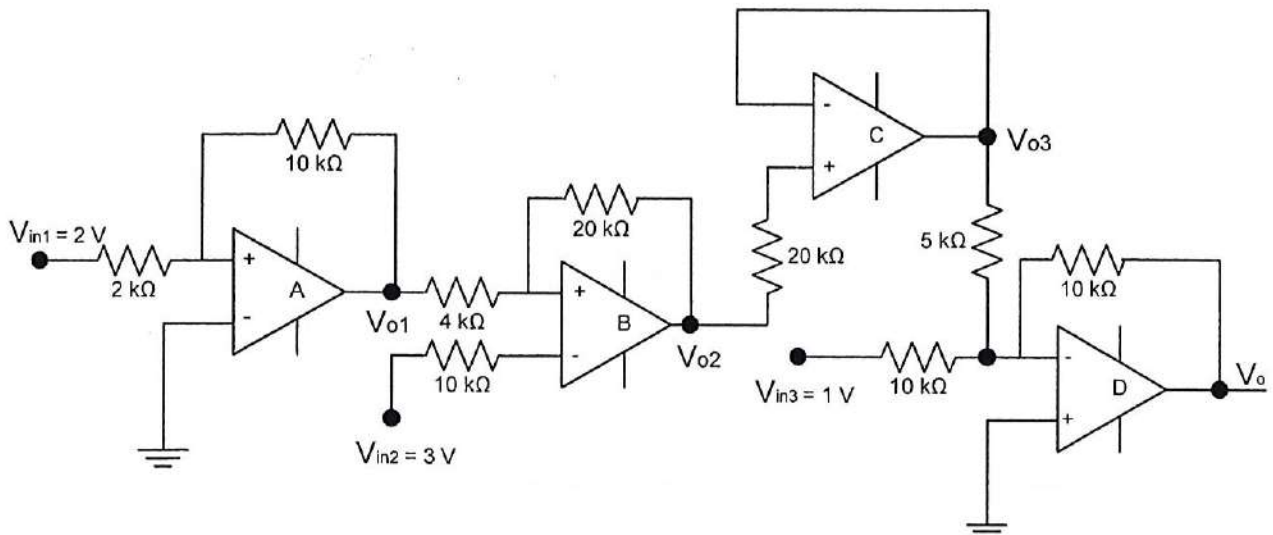


Figure Q5 (b) / Rajah Q5 (b)

(20 marks/markah)

Q6 Figure Q6 shows class A of power amplifier with its output response respectively. Determine:

- V_{CEQ} and I_{CQ}
- Value at Point A
- $P_{o(ac)}$
- $P_{i(dc)}$
- Percentage of efficiency, $\% \eta$.

Rajah Q6 menunjukkan penguat kuasa kelas A dengan sambutan keluaran masing-masing. Tentukan:

- V_{CEQ} dan I_{CQ}
- Nilai pada titik A
- $P_{o(ac)}$
- $P_{i(dc)}$
- Peratus kecekapan, $\% \eta$.

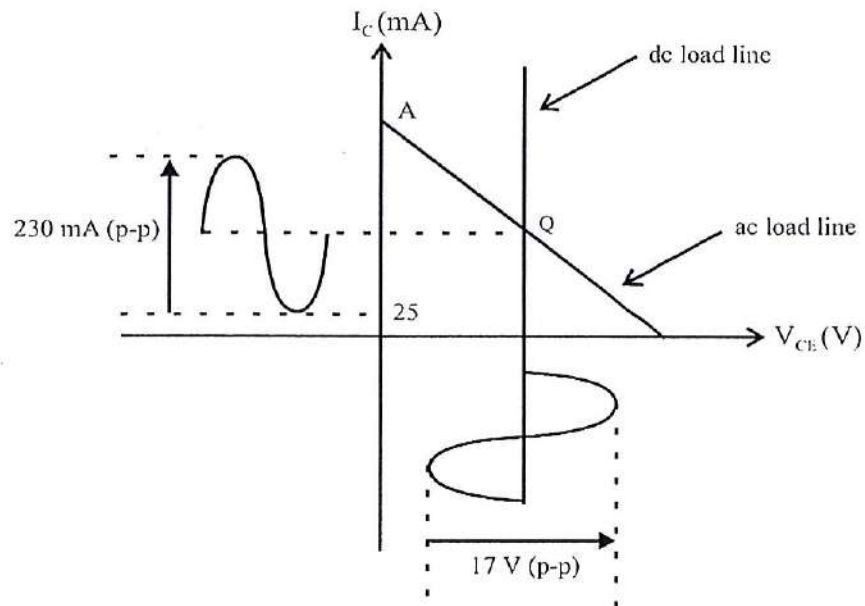
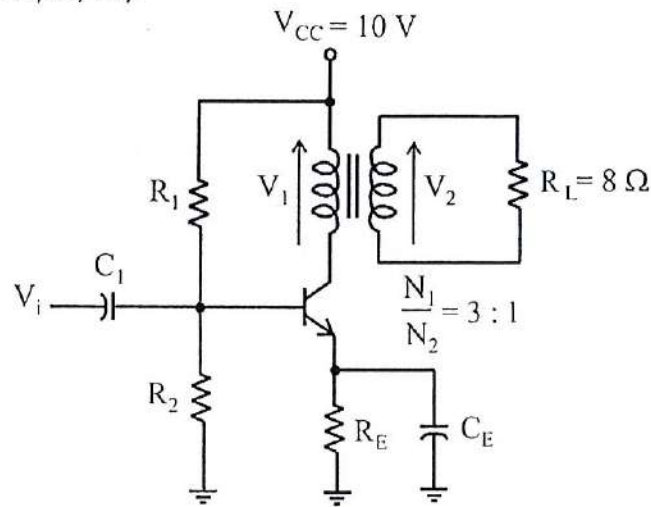


Figure Q6 / Rajah Q6

(20 marks/markah)

Mukasurat ini sengaja dibiarkan kosong

[This page is purposely left blank]