



UTM
UNIVERSITI TEKNOLOGI MALAYSIA

Sekolah Pendidikan Profesional dan
Pendidikan Berterusan
(UTMSPACE)

**FINAL EXAMINATION / PEPERIKSAAN AKHIR
SEMESTER 2 – SESSION 2017 / 2018
PROGRAM KERJASAMA**

COURSE CODE : DDWE 1113
KOD KURSUS

COURSE NAME : CIRCUIT THEORY 2 / TEORI LITAR 2
NAMA KURSUS

YEAR / PROGRAMME : 1DDWB/E/K
TAHUN / PROGRAM

DURATION : 2 HOURS 30 MINUTES / 2 JAM 30 MINIT
TEMPOH

DATE : APRIL 2018
TARIKH

INSTRUCTION : ANSWER ALL QUESTIONS / JAWAB **SEMUA** SOALAN
ARAHAN

(You are required to write your name and your lecturer's name on your answer script)
(Pelajar dikehendaki tuliskan nama dan nama pensyarah pada skrip jawapan)

NAME / NAMA PELAJAR	:
I.C NO. / NO. K/PENGENALAN	:
YEAR / PROGRAMME TAHUN / PROGRAM	:
COLLEGE'S NAME NAMA KOLEJ	:
LECTURER'S NAME NAMA PENSYARAH	:

This examination paper consists of 7 pages including the cover
Kertas soalan ini mengandungi 7 muka surat termasuk kulit hadapan



PUSAT PROGRAM KERJASAMA

PETIKAN DARIPADA PERATURAN AKADEMIK ARAHAN AM - PENYELEWENGAN AKADEMIK

1. SALAH LAKU SEMASA PEPERIKSAAN

1.1 Pelajar tidak boleh melakukan mana-mana salah laku peperiksaan seperti berikut :-

- 1.1.1 memberi dan/atau menerima dan/atau memiliki sebarang maklumat dalam bentuk elektronik, bercetak atau apa jua bentuk lain yang tidak dibenarkan semasa berlangsungnya peperiksaan sama ada di dalam atau di luar Dewan Peperiksaan melainkan dengan kebenaran Ketua Pengawas; atau
- 1.1.2 menggunakan makluman yang diperolehi seperti di atas bagi tujuan menjawab soalan peperiksaan; atau
- 1.1.3 menipu atau cuba untuk menipu atau berkelakuan mengikut cara yang boleh ditafsirkan sebagai menipu semasa berlangsungnya peperiksaan; atau
- 1.1.4 lain-lain salah laku yang ditetapkan oleh Universiti (seperti membuat bising, mengganggu pelajar lain, mengganggu Pengawas menjalankan tugasnya).

2. HUKUMAN SALAH LAKU PEPERIKSAAN

2.1 Sekiranya pelajar didapati telah melakukan pelanggaran mana-mana peraturan peperiksaan ini, setelah diperakukan oleh Jawatankuasa Peperiksaan Fakulti dan disabitkan kesalahannya, Senat boleh mengambil tindakan dari mana-mana satu yang berikut :-

- 2.1.1 memberi markah SIFAR (0) bagi keseluruhan keputusan peperiksaan kursus yang berkenaan (termasuk kerja kursus); atau
- 2.1.2 memberi markah SIFAR (0) bagi semua kursus yang didaftarkan pada semester tersebut.

2.2 Jawatankuasa Akademik Fakulti boleh mencadangkan untuk diambil tindakan tatatertib mengikut peruntukan Akta Universiti dan Kolej Universiti, 1971, Kaedah-kaedah Universiti Teknologi Malaysia (Tatatertib Pelajar-pelajar), 1999 bergantung kepada tahap kesalahan yang dilakukan oleh pelajar.

2.3 Pelajar yang didapati melakukan kesalahan kali kedua akan diambil tindakan seperti di perkara 2.1.2 dan dicadangkan untuk diambil tindakan tatatertib mengikut peruntukan Akta Universiti dan Kolej Universiti, 1971, Kaedah-kaedah Universiti Teknologi Malaysia (Tatatertib Pelajar-pelajar), 1999.

- Q1. Referring to Figure Q1, given that $i_s(t) = 8 \cos(200t + 40^\circ)$ A.
- (i) Draw the phasor circuit.
 - (ii) Determine the total impedance, Z_T .
 - (iii) Calculate the current, $i_{L2}(t)$.
 - (iv) Find the voltage, V_{R1} .
 - (v) Sketch the phasor diagram of I_s and V_{R1} on the same axis. State the phase relationship between I_s and V_{R1} .

Merujuk kepada Rajah Q1, diberi nilai arus, $i_s(t) = 8 \cos(200t + 40^\circ)$ A.

- (i) Lukiskan litar pemfasa.*
- (ii) Tentukan galangan setara, Z_T .*
- (iii) Kirakan arus, $i_{L2}(t)$.*
- (iv) Cari nilai voltan, V_{R1} .*
- (v) Lakarkan gambar rajah pemfasa untuk I_s dan V_{R1} di atas paksi yang sama. Nyatakan hubungan fasa di antara I_s dan V_{R1} .*

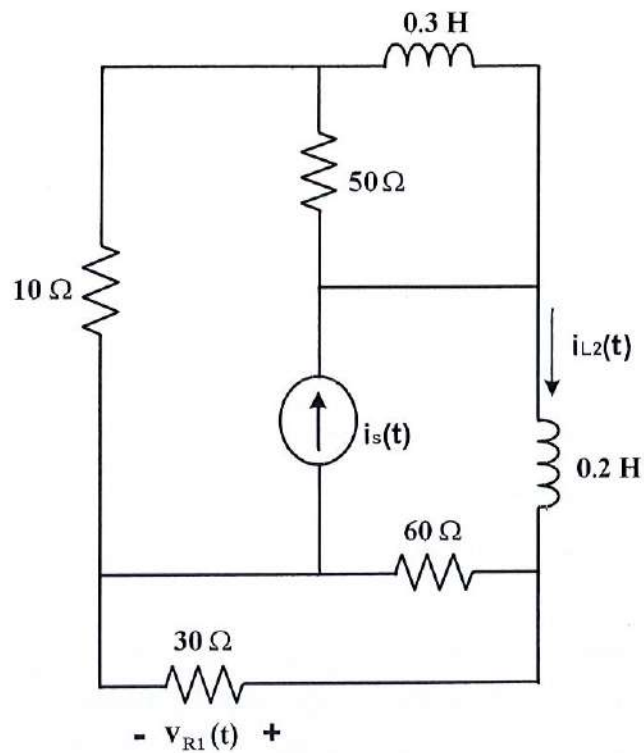


Figure Q1 / Rajah Q1

(24 marks/markah)

- Q2. Referring to Figure Q2, determine the current supplied by the voltage source and the voltage, V_x using mesh analysis.

Merujuk kepada Rajah Q2, tentukan nilai arus yang dibekalkan oleh sumber voltan dan voltan, V_x menggunakan analisis jejaring.

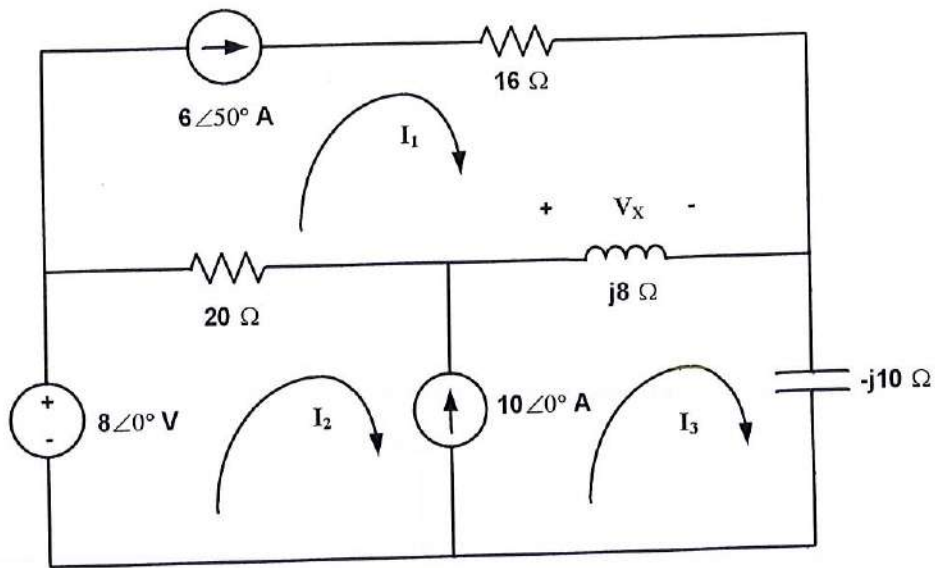


Figure Q2 / Rajah Q2

(16 marks/markah)

Q3. Determine the voltage V_o in the circuit of Figure Q3 using superposition theorem.

Tentukan voltan V_o dalam litar Rajah Q3 menggunakan teorem tindihan.

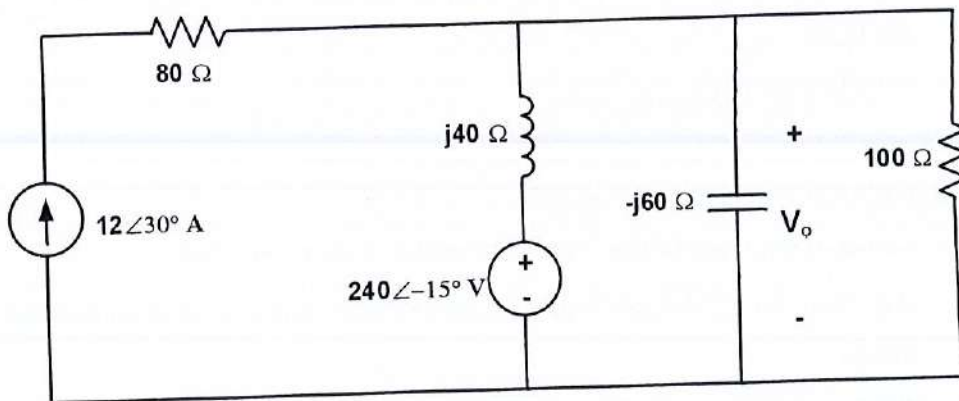


Figure Q3 / Rajah Q3

(16 marks/markah)

Q4. Use the method of source transformation to find V_o in the circuit of Figure Q4.

Guna kaedah transformasi sumber untuk mencari nilai V_o dalam litar Rajah Q4.

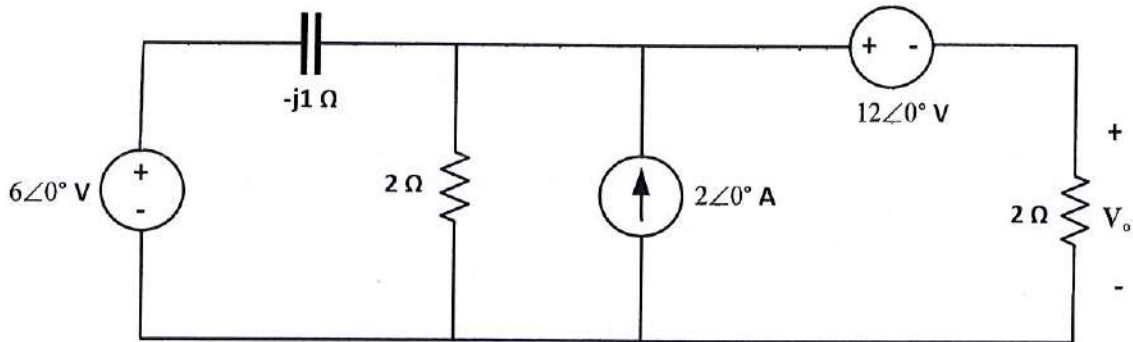


Figure Q4 / Rajah Q4

(14 marks/markah)

Q5. Referring to the circuit in Figure Q5,

- (i) determine the Thevenin's equivalent circuit looking from terminal ab.
- (ii) find the value of the load impedance, Z_L for maximum power to be transferred to the load.
- (iii) calculate the maximum power.

Merujuk kepada litar dalam Rajah Q5,

- (i) *tentukan litar setara Thevenin yang dilihat dari terminal ab.*
- (ii) *dapatkan nilai galangan beban, Z_L untuk kuasa maksima dipindahkan kepada beban.*
- (iii) *kirakan nilai kuasa maksima tersebut.*

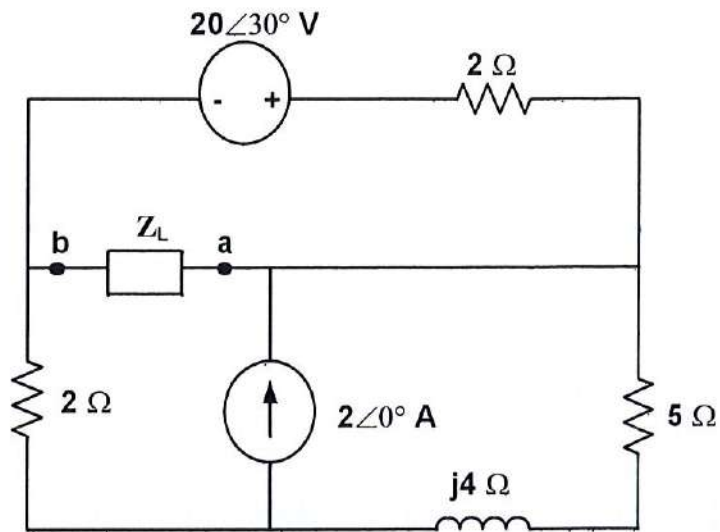


Figure Q5 / Rajah Q5

(19 marks/markah)

Q6. Referring to the circuit of Figure Q6, find the current I_x .

Merujuk kepada litar dalam Rajah Q6, dapatkan arus I_x .

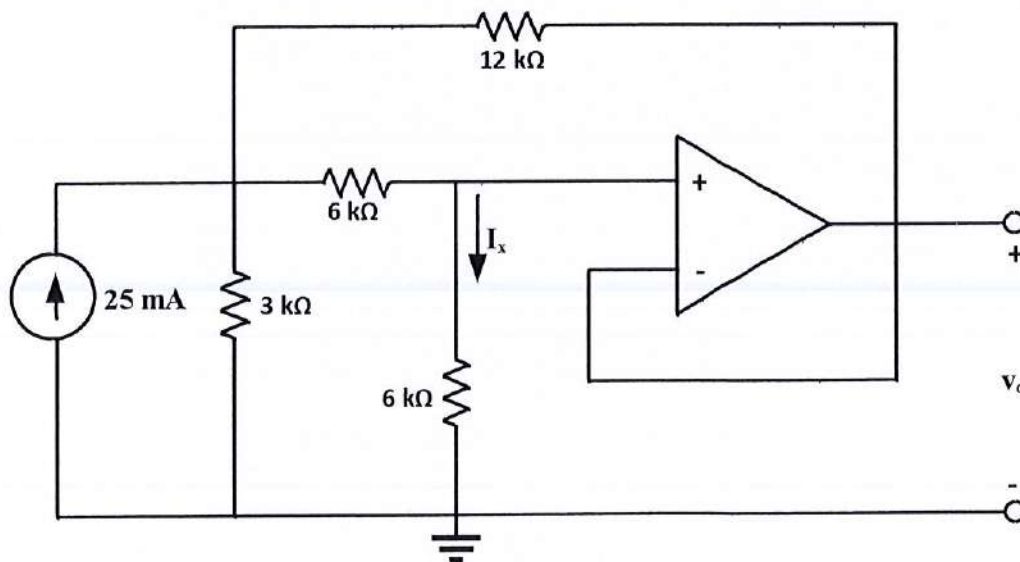


Figure Q6 / Rajah Q6

(11 marks/markah)

Mukasurat ini sengaja dibiarkan kosong

[This page is purposely left blank]