



FINAL EXAMINATION / PEPERIKSAAN AKHIR
SEMESTER I – SESSION 2021 / 2022 / SEMESTER I – SESI 2021 / 2022
PROGRAM KERJASAMA

COURSE CODE : DDWD 1243
KOD KURSUS

COURSE NAME : DIGITAL LOGIC
NAMA KURSUS LOGIK DIGITAL

YEAR / PROGRAMME : 1 DDWD
TAHUN / PROGRAM

DURATION : 3 HOURS (INCLUDING SUBMISSION HOUR)
TEMPOH 3 JAM (TERMASUK MASA PENGHANTARAN)

DATE : DECEMBER 2021
TARIKH DISEMBER 2021

INSTRUCTION / ARAHAN:

1. The question paper consists of **3 PARTS**: A, B and C.
Kertas soalan terdiri daripada 3 BAHAGIAN: A, B dan C.
 2. Answer **ALL** questions and write your answers on the answer sheet.
Jawab SEMUA soalan dan tulis jawapan anda pada kertas jawapan.
 3. Write your name, matric no., identity card no., course code, course name, section no. and lecturer's name on the first page (in the upper left corner) and every page thereafter on the answer sheet.
Tulis nama anda, no. matrik, no. kad pengenalan, kod kursus, nama kursus, no. seksyen dan nama pensyarah pada muka surat pertama (penjuru kiri atas) kertas jawapan dan pada setiap muka surat jawapan.
 4. Each answer sheet must have a page number written at the bottom right corner.
Setiap helai kertas jawapan mesti ditulis nombor muka surat pada bahagian bawah penjuru kanan.
 5. Answers should be handwritten, neat and clear.
Jawapan hendaklah ditulis tangan, kemas dan jelas menggunakan huruf cerai.
-

WARNING / AMARAN

Students caught copying / cheating during the examination will be liable for disciplinary actions and the faculty may recommend the student to be expelled from sitting for exam.
Pelajar yang ditangkap meniru / menipu semasa peperiksaan akan dikenakan tindakan disiplin dan pihak fakulti boleh mengesyorkan pelajar diusir dari menduduki peperiksaan.

This examination paper consists of **12** pages including the cover.
Kertas soalan ini mengandungi 12 muka surat termasuk kulit hadapan

ONLINE EXAMINATION RULES AND REGULATIONS
PERATURAN PEPERIKSAAN SECARA DALAM TALIAN

1. Student must carefully listen and follow instructions provided by invigilator.
Pelajar mesti mendengar dan mengikuti arahan yang diberikan oleh pengawas peperiksaan dengan teliti.
2. Student is allowed to start examination only after confirmation of invigilator if all needed conditions are implemented.
Pelajar dibenarkan memulakan peperiksaan hanya setelah pengesahan pengawas peperiksaan sekiranya semua syarat yang diperlukan telah dilaksanakan.
3. During all examination session student has to ensure, that he is alone in the room.
Semasa semua sesi peperiksaan pelajar harus memastikan bahawa dia bersendirian di dalam bilik.
4. During all examination session student is not allowed to use any other devices, applications except other sites permitted by course lecturer.
Sepanjang sesi peperiksaan pelajar tidak dibenarkan menggunakan peranti dan aplikasi lain kecuali yang dibenarkan oleh pensyarah kursus.
5. After completing the exam student must inform invigilator via the set communication platform (eg. WhatsApp etc.) about completion of exam and after invigilator's confirmation leave examination session.
Selepas peperiksaan selesai, pelajar mesti memaklumkan kepada pengawas peperiksaan melalui platform komunikasi yang ditetapkan (contoh: Whatsapp dan lain-lain) mengenai peperiksaan yang telah selesai dan meninggalkan sesi peperiksaan selepas mendapat pengesahan daripada pengawas peperiksaan.
6. Any technical issues in submitting answers online have to be informed to respective lecturer within the given 30 minutes. Request for re-examination or appeal will not be entertain if complains are not made by students to their lecturers within the given 30 minutes.
Sebarang masalah teknikal dalam menghantar jawapan secara dalam talian perlu dimaklumkan kepada pensyarah masing-masing dalam masa 30 minit yang diberikan. Permintaan untuk pemeriksaan semula atau rayuan tidak akan dilayan sekiranya aduan tidak dibuat oleh pelajar kepada pensyarah mereka dalam masa 30 minit yang diberikan.
7. During online examination, the integrity and honesty of the student is also tested. At any circumstances student is not allowed to cheat during examination session. If any kind of cheating behaviour is observed, UTM have a right to follow related terms and provisions stated in the respective Academic Regulations and apply needed measures.
Semasa peperiksaan dalam talian, integriti dan kejujuran pelajar juga diuji. Walau apa pun keadaan pelajar tidak dibenarkan menipu semasa sesi peperiksaan. Sekiranya terdapat sebarang salah laku, UTM berhak untuk mengikuti terma yang dinyatakan dalam Peraturan Akademik.

Excerpts from online final exam guidelines
Petikan daripada panduan peperiksaan akhir dalam talian
Universiti Teknologi Malaysia

PART A: TRUE AND FALSE [10 MARKS]

BAHAGIAN A: BETUL DAN SALAH [10 MARKAH]

Instruction: Write “T” for TRUE statement or “F” for False statement in your answer sheet.

Arahan: Tuliskan “T” bagi pernyataan yang Benar atau “F” bagi pernyataan yang salah dalam kertas jawapan anda.

1. SOP means a series of product.
SOP bermakna “series of product”.
2. A NAND gate can function as a negative-OR gate.
Get NAND boleh berfungsi sebagai get negative-OR.
3. Karnaugh map can be used to simplify Boolean expression.
Peta Karnaugh boleh digunakan untuk memudahkan ungkapan Boolean.
4. Three variables karnaugh map has 6 cells.
Peta Karnaugh tiga pembolehubah mempunyai 6 sel.
5. The dual symbol for NAND gate is negative-AND symbol.
Simbol kedua bagi get NAND adalah symbol negative-AND.
6. Any POS expression can be implemented using only NAND gate.
Sebarang ungkapan POS boleh dilaksanakan menggunakan get NAND sahaja.
7. All Boolean expression can be implemented with NAND gate only.
Semua ungkapan Boolean boleh dilaksanakan menggunakan hanya get NAND sahaja.
8. A full adder is characterized by 2 input and 2 output.
Penambah penuh dicirikan dengan 2 input dan 2 output.
9. Data selector is basically same as demultiplexer.
Pemilih data pada asasnya adalah pemultipleks.
10. A latch is a bistable digital circuit used for storing bit.
Selak adalah satu litar digital dwistabil digunakan untuk penyimpanan bit.

PART B: OBJECTIVE [20 MARKS]

BAHAGIAN B: OBJEKTIF [20 MARKAH]

Instruction: Write the correct answer in your answer sheet.

Arahan: Tuliskan jawapan yang tepat di dalam kertas jawapan anda.

1. A quantity having discrete numerical values is _____.
Kuantiti yang mempunyai nilai bernombor diskrit adalah _____.
 - A. an analog quantity / *kuantiti analog*
 - B. a digital quantity / *kuantiti digital*
 - C. a binary quantity / *kuantiti binari*
 - D. a natural quantity / *kuantiti natural*

2. The term bit means _____. / *Istilah bit bermaksud _____.*
 - A. a small amount of data / *sebilangan kecil data*
 - B. a 1 or a 0 / *1 atau 0*
 - C. binary digit / *digit binari*
 - D. both answers B and C / *kedua-dua jawapan B dan C*

3. The decimal equivalent of the octal number 645_8 is _____.
Nombor perpuluhan yang bersamaan dengan nombor oktal 645_8 adalah _____.
 - A. 450
 - B. 451
 - C. 421
 - D. 501

4. The binary number 11011101_2 is equal to the decimal number _____.
Nombor binari 11011101_2 bersamaan dengan nombor desimal _____.
 - A. 121
 - B. 221
 - C. 441
 - D. 256

5. The expression $Y=(A+B)(B+C)(C+A)$ shows the _____ operation.

Persamaan $Y=(A+B)(B+C)(C+A)$ menunjukkan operasi _____.

- A. AND / *AND*
- B. Product of Sum (POS) / *Hasil Jumlah*
- C. Sum of Product (SOP) / *Hasil Darab*
- D. NAND / *NAND*

6. Simplify $Y= AB' + (A'+B) C$.

Permudahkan $Y= AB' + (A'+B) C$.

- A. $AB' + C$
- B. $AB + AC$
- C. $A'B' + AC'$
- D. $AB + A$

7. How many AND gates are required to realize $Y = CD + EF + G$?

Berapakah get AND yang diperlukan untuk menyelesaikan $Y = CD + EF + G$?

- A. 4
- B. 5
- C. 3
- D. 2

8. There are _____ cells in a **4-variable K-map**.

*Terdapat _____ sel di dalam **4-variabel K-map**.*

- A. 12
- B. 16
- C. 18
- D. 8

9. The output expression for AND-OR circuit having one AND gate with inputs A, B and C and one AND gate with inputs D, E and F is _____.

Ekspresi output bagi litar AND-OR yang mempunyai satu get AND dengan input A, B dan C dan satu get AND dengan input D, E dan F adalah _____.

- A. ABCDEF
B. $A + B + C + D + E + F$
C. $ABC + DEF$
D. $(A + B + C)(D + E + F)$
10. A feature that distinguishes the J-K flip-flop from the D flip-flop is the _____.

Ciri yang membezakan flip-flop J-K dari flip-flop D adalah _____.

- A. toggle condition

keadaan togol

- B. preset input

input yang telah ditetapkan

- C. type of clock

jenis jam

- D. clear input

input yang jelas

PART C: STRUCTURE [70 MARKS]
BAHAGIAN C: STRUKTUR [70 MARKAH]

Instruction: Write the correct answers in your answer sheet.

Arahan: Tuliskan jawapan yang betul di dalam kertas jawapan anda.

QUESTION 1 / SOALAN 1

- a) Which gates are called as the universal gates? Why the gates are called as universal gates? [4M]
Get manakah yang dikenali sebagai get universal? Kenapa get tersebut dipanggil uiniversal get?
- b) Determine the operation of D flip-flop. [2M]
Nyatakan operasi D flip-flop.
- c) In J-K flip-flop state the operation below: [4M]
Dalam J-K flip flop nyatakan operasi di bawah:
- When K input is low and J input is high. The Q output of flip-flop is _____.
Bila input K adalah rendah dan input J adalah tinggi. Flip-flop bagi output Q adalah _____.
 - When K input is _____ and J input is _____. The Q output of flip-flop is reset.
Bila input K adalah _____ dan input J adalah _____. Flip-flop bagi output Q adalah set semula.
 - When both the inputs K and J are low. The Q output of flip-flop _____.
Bila kedua-dua input K dan input J adalah rendah. Flip-flop bagi output Q adalah _____.
- d) In digital circuit, what are mean by the logic level? [2M]
Dalam litar digital, apakah yang dikatakan dengan paras logik?
- _____
 - _____
- e) Name the device that have been use for converting analog data to digital data. [1M]
Namakan peranti yang digunakan untuk menukar data analog ke data digital.

f) Explain the advantages of digital techniques from the following aspects: [2M]

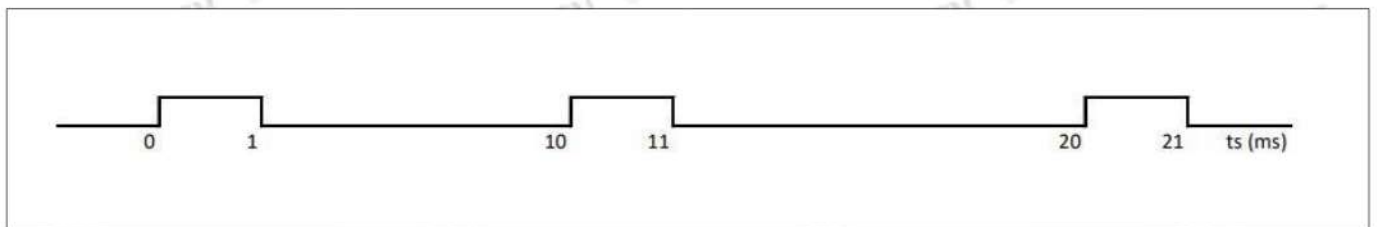
Terangkan mengenai kelebihan teknik digital daripada aspek yang berikut:

- i. Noise/ *Gangguan*
- ii. Configuration process / *Proses konfigurasi*

g) A portion of a periodic digital waveform is shown in **Figure 1**. The measurements are in milliseconds.

Determine the following:

*Sebahagian daripada bentuk gelombang digital berkala ditunjukkan dalam **Rajah 1**. Pengukuran adalah dalam milisaat. Tentukan yang berikut:*



i. Is the pulse waveform periodic or non-periodic? [1M]

Adakah bentuk gelombang denyutan jenis berkala atau tidak berkala?

ii. Frequency / *kekerapan* [2M]

iii. Duty cycle / *kitaran kerja* [2M]

QUESTION 2 / SOALAN 2

- a) Represent the decimal value **27** in each of the following ways: **[3M]**
Wakili nilai desimal 27 dengan setiap cara berikut:
- i. Convert to hexadecimal / *tukarkan kepada heksadesimal*
 - ii. Convert to BCD number / *tukarkan kepada nombor BCD*
 - iii. Convert to binary / *tukarkan kepada binari*
- b) The decimal number **-28** is expressed in the 2's complement form as **[3M]**
Nombor desimal -28 jika diungkapkan dalam bentuk pelengkap 2 sebagai
- c) Add the BCD number: **01100011 + 01010111**. **[3M]**
Tambahkan nombor BCD: 01100011 + 01010111.
- d) Convert the binary **10101111** to gray code. **[1M]**
Tukarkan binari 10101111 kepada Kod Gray.

QUESTION 3 / SOALAN 3

a) Simplify the Boolean equation $s = \overline{w + \overline{xy}} + yz + \overline{\overline{xy}}$ by using Boolean Theorem. [8M]

Permudahkan persamaan Boolean $s = \overline{w + \overline{xy}} + yz + \overline{\overline{xy}}$ dengan menggunakan Teorem Boolean.

b) Based on your answer in 3(b), draw the simplified circuit diagram. [3M]

Berdasarkan jawapan anda di 3(b), lukis gambar rajah litar yang telah diringkaskan.

c) Draw a circuit diagram for the expression $M = XZ + YZ' + X'YZ$ [6M]

Lukis sebuah gambar rajah litar untuk ungkapan $M = XZ + YZ' + X'YZ$

QUESTION 4 / SOALAN 4

Find a POS minimization for expression below by using Karnaugh Map (K-map):

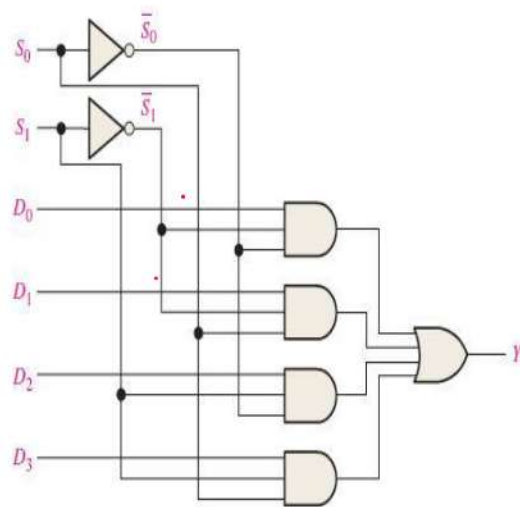
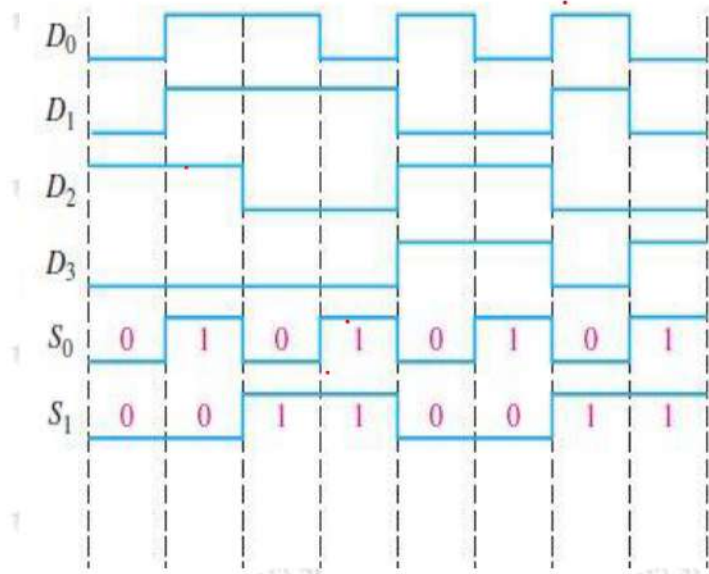
Cari POS minimum bagi ungkapan di bawah dengan menggunakan Peta Karnaugh (K-map): [10M]

$$X = (A' + B' + C') (A' + B' + C) (A' + B + C') (A + B + C') (A + B' + C') (A + B' + C)$$

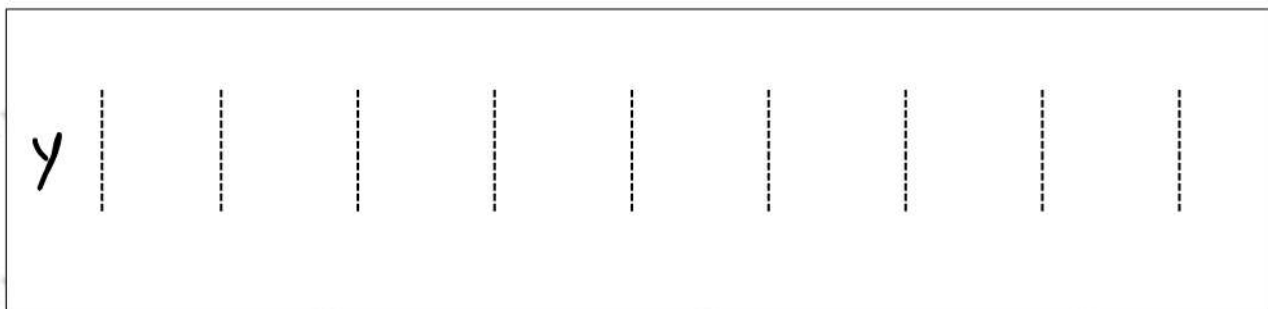
QUESTION 5 / SOALAN 5

- a) The data-input and data-select waveforms in **Figure 2(a)** are applied to the multiplexer in **Figure 2(b)**. Determine the output waveform in relation to the inputs. [6M]

*Input data dan gelombang pilihan data dalam **Rajah 2(a)** digunakan pada pemultipleks di **Gambar 2(b)**. Tentukan bentuk gelombang output yang berkaitan dengan input.*

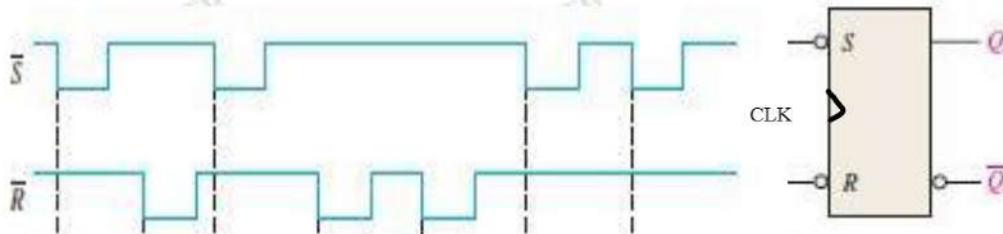


Draw your output waveform in the box given. / Lukis gelombang output anda di dalam kotak yang disediakan.

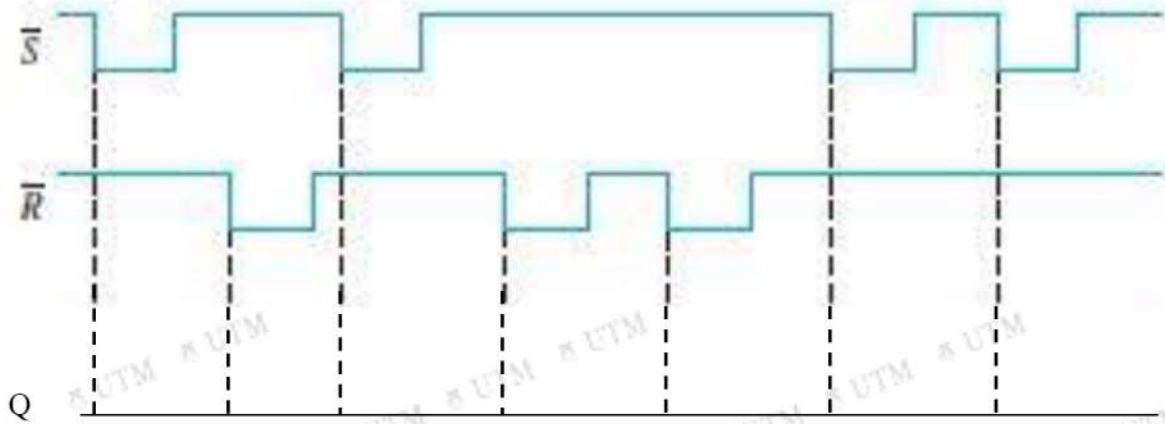


- b) If the waveform in **Figure 3** is applied to an active-HIGH S-R latch, draw the resulting Q output waveform in relation to the inputs. Assume that Q is RESET. [7M]

*Jika bentuk gelombang dalam **Rajah 3** diterapkan pada selak S-R TINGGI aktif, lukis bentuk gelombang keluaran Q yang dihasilkan berkaitan dengan input. Andaikan bahawa Q adalah RESET.*



Draw your output waveform in below / Lukis gelombang output anda di bawah:



END OF QUESTIONS / SOALAN TAMAT