



UTM
UNIVERSITI TEKNOLOGI MALAYSIA

Sekolah Pendidikan
Profesional dan
Pendidikan
Berterusan
(SPACE)

**FINAL EXAMINATION / PEPERIKSAAN AKHIR
SEMESTER II – SESSION 2023 / 2024/ SEMESTER II – SESI 2023 / 2024**

PROGRAM KERJASAMA

COURSE CODE : DDWD 1243
KOD KURSUS

COURSE NAME : DIGITAL LOGIC
NAMA KURSUS : LOGIK DIGITAL

YEAR / PROGRAMME : 1 DDWD
TAHUN / PROGRAM

DURATION / : 2 HOURS 30 MINUTES
TEMPOH : 2 JAM 30 MINIT

DATE / : MAY 2024
TARIKH : MEI 2024

INSTRUCTION :
ARAHAN

**ANSWER ALL QUESTIONS IN THE PROVIDED ANSWER BOOKLET
JAWAB SEMUA SOALAN DALAM BUKU JAWAPAN DISEDIAKAN**

(You are required to write your name and your lecturer's name on your answer script
(Pelajar dikehendaki tuliskan nama dan nama pensyarah pada skrip jawapan)

NAME / NAMA PELAJAR	:	
I.C NO. / NO. K/PENGENALAN	:	
YEAR / COURSE TAHUN / KURSUS	:	
LECTURER'S NAME NAMA PENSYARAH	:	
COLLEGE NAME NAMA KOLEJ	:	

This examination paper consists of 7 pages including the cover
Kertas soalan ini mengandungi 7 muka surat termasuk kulit hadapan



UTM
UNIVERSITI TEKNOLOGI MALAYSIA

School of
Professional and
Continuing
Education
(SPACE)

PUSAT PRGORAM KERJASAMA

PETIKAN DARIPADA PERATURAN AKADEMIK ARAHAN AM – PENYELEWENGAN AKADEMIK

1. SALAH LAKU SEMASA PEPERIKSAAN

1.1. Pelajar tidak boleh melakukan mana-mana salah laku peperiksaan seperti berikut :-

- 1.1.1. memberi dan/atau menerima dan/atau memiliki sebarang maklumat dalam bentuk elektronik, bercetak atau apa jua bentuk lain yang tidak dibenarkan semasa berlangsungnya peperiksaan sama ada di dalam atau di luar Dewan/Bilik Peperiksaan melainkan dengan kebenaran Ketua Pengawas; atau
- 1.1.2. menggunakan maklumat yang diperoleh seperti di atas bagi tujuan menjawab soalan peperiksaan; atau
- 1.1.3. menipu atau cuba untuk menipu atau berkelakuan mengikut cara yang boleh ditafsirkan sebagai menipu semasa berlangsungnya peperiksaan; atau
- 1.1.4. lain-lain salah laku yang ditetapkan oleh Universiti (seperti membuat bising, mengganggu pelajar lain, mengganggu Pengawas menjalankan tugasnya).

2. HUKUMAN SALAH LAKU PEPERIKSAAN

- 2.1. Sekiranya pelajar didapati telah melakukan pelanggaran mana-mana peraturan peperiksaan ini, setelah diperakukan oleh Jawatankuasa Peperiksaan Fakulti dan disabitkan kesalahannya, Senat boleh mengambil tindakan dari mana-mana satu yang berikut :-
 - 2.1.1. memberi markah SIFAR (0) bagi keseluruhan keputusan peperiksaan kursus yang berkenaan (termasuk kerja kursus); atau
 - 2.1.2. memberi markah SIFAR (0) bagi semua kursus yang didaftarkan pada semester tersebut.
- 2.2. Jawatankuasa Akademik Fakulti boleh mencadangkan untuk diambil tindakan tatatertib mengikut peruntukan Akta Universiti dan Kolej Universiti, 1971, Kaedah-kaedah Universiti Teknologi Malaysia (Tatatertib Pelajar-pelajar), 1999 bergantung kepada tahap kesalahan yang dilakukan oleh pelajar.
- 2.3. Pelajar yang didapati melakukan kesalahan kali kedua akan diambil tindakan seperti di perkara dan dicadang untuk diambil tindakan tatatertib mengikut peruntukan Akta Universiti dan Kolej Universiti, 1971, Kaedah-kaedah Universiti Teknologi Malaysia (Tatatertib Pelajar-pelajar), 1999.

SECTION A: TRUE/FALSE QUESTION [10 MARKS]
BAHAGIAN A: SOALAN BETUL/SALAH [10 MARKAH]

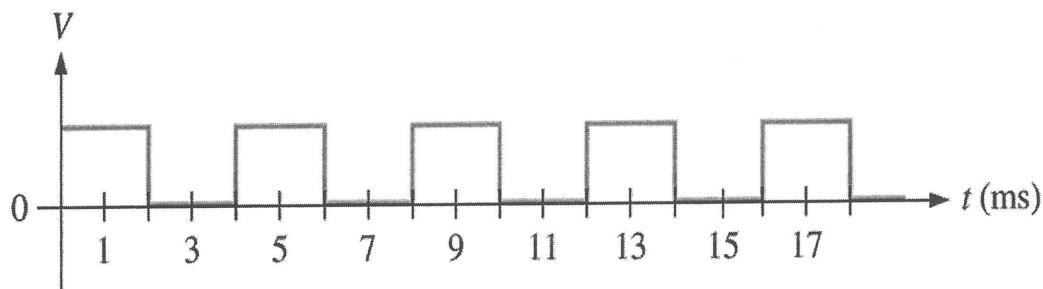
1. The decimal number system consists of the digits 0-10.
Sistem nombor perpuluhan terdiri daripada digit 0-10.
2. It is possible to have an overlap between high and low levels in digital logic.
Adalah mungkin untuk mempunyai pertindihan antara tahap tinggi dan rendah dalam logik digital.
3. The BCD equivalent of 73 is 01001001.
BCD setara bagi 73 ialah 01001001.
4. The XOR gate will produce an output if only one but not both of the inputs is HIGH.
Get XOR akan menghasilkan keluaran jika hanya satu tetapi bukan kedua-dua masukan adalah TINGGI.
5. NAND gates cannot be used to construct NOR gates.
Get NAND tidak boleh digunakan untuk membina get NOR.
6. Full adders can add two numbers and need not have a carry input or a carry output.
Penambah penuh boleh menambah dua nombor dan tidak perlu mempunyai masukan bawaan atau keluaran bawaan.
7. Converting a decimal number into a binary number is an example of an encoder.
Menukar nombor perpuluhan kepada nombor perduaan ialah contoh pengekod.
8. Full-adders can be used as a BCD-to-binary converter.
Penambah penuh boleh digunakan sebagai penukar BCD kepada binari.
9. A D flip - flop is constructed by connecting an inverter between the Set and Clock terminals.
Flip - flop D dibina dengan menyambungkan penyongsang antara terminal Set dan Jam.
10. The JK - flip - flop eliminates the invalid state by toggling when both inputs are high and the clock transitions.
Flip - flop JK menghapuskan keadaan tidak sah dengan 'toggling' apabila kedua-dua masukan tinggi dan peralihan jam.

SECTION B: SUBJECTIVE QUESTION [90 MARKS]

BAHAGIAN B: SOALAN SUBJEKTIF [90 MARKAH]

1. Answer the questions based on the following positive logic waveform:

Jawab soalan-soalan berdasarkan gelombang logik positif berikut:



- a. Determine the period of the digital waveform. [3m]
Tentukan tempoh bagi gelombang digital.
- b. What is the frequency of the waveform? [3m]
Apakah kekerapan gelombang?
- c. Determine the duty cycle of the waveform. [3m]
Tentukan kitaran kerja gelombang.
2. a. Why 1's complement and 2's complement of a binary number are important? [3m]
Mengapa pelengkap 1 dan pelengkap 2 dalam nombor perdua adalah penting?
- b. List the **THREE (3)** parts of a signed floating-point number. [3m]
*Senaraikan **TIGA (3)** bahagian nombor bertanda terapung.*
- c. What are the six invalid codes of four bits number that are not used in Binary Coded Decimal? [3m]
Apakah enam kod yang tidak sah bagi nombor empat bit yang tidak digunakan dalam "Binary Coded Decimal"?

3. a. Convert decimal number 123.89 to binary format. [5m]
Tukarkan nombor desimal 123.89 ke format perduan.

- b. Perform the decimal arithmetic -56-32 by using 1's and 2's compliment. [5m]
Laksanakan aritmatik decimal -56-32 menggunakan pelengkap 1 dan 2.

- c. Perform the addition on hexadecimal numbers. [6m]
Laksanakan penambahan nombor heksadesimal.

$$ABCD.9F + 99FF.FE$$

4. a. Simplify the expression using Boolean Algebra. [6m]
Permudahkan persamaan menggunakan Aljabar Boolean.

$$\bar{X}Y + Y\bar{Z} + YZ + X\bar{Y}Z$$

- b. Use DeMorgan's theorems to simplify the expression. [6m]
Gunakan teorem DeMorgan's untuk mempermudah persamaan.

$$\overline{\overline{AB}(CD + \bar{E})(\bar{B} + \overline{CD})}$$

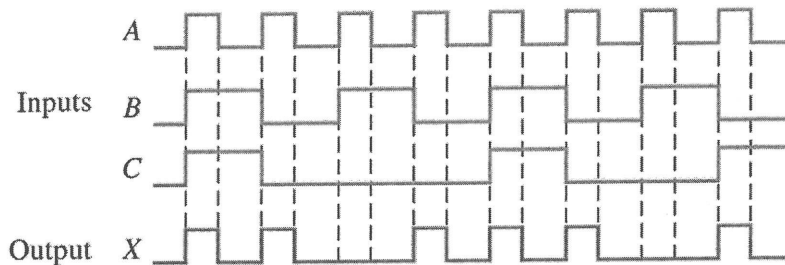
5. a. Expand the following expression to a standard SOP form. [6m]
Perkembangkan persamaan berikut untuk menghasilkan bentuk SOP piawai.

$$Y = \bar{A}(\bar{B}\bar{C}\bar{D} + B) + AB\bar{C} + \bar{D}$$

- b. Minimize expression in (a) with a Karnaugh map [8m]
Minimumkan persamaan di (a) dengan menggunakan Peta Karnaugh.

- c. Write the POS expression from Karnaugh map in (b). [5m]
Tulis persamaan POS dari peta Karnaugh di (b).

6. Based on the following input waveforms state the appropriate Boolean equation of output X. [5m]
 Berdasarkan gelombang input berikut nyatakan persamaan Boolean bagi keluaran X yang sesuai.



7. Answer all the questions based on the expression below:
 Jawab semua soalan berdasarkan ungkapan di bawah:

$$X = AB(C + DEF) + CE(A + B + F)$$

- a. Implement the expression by using basic gates only [4m]
 Laksanakan ungkapan menggunakan get-gate asas sahaja.
- b. Implement expression by using NAND gates only. [5m]
 Laksanakan ungkapan dengan menggunakan get-get NAND sahaja.
8. The several data-input waveforms (Data in) and data-select inputs (S_0 and S_1) are shown in **Figure 1**. Determine the data-output waveform on D_0 through D_3 for the demultiplexer in **Figure 2**. [6m]
 Beberapa gelombang masukan-data (Data Masuk) dan data pilihan (S_0 dan S_1) adalah ditunjukkan pada **Rajah 1**. Tentukan gelombang keluaran-data pada D_0 sehingga D_3 bagi penyahmultipleks dalam **Rajah 2**.

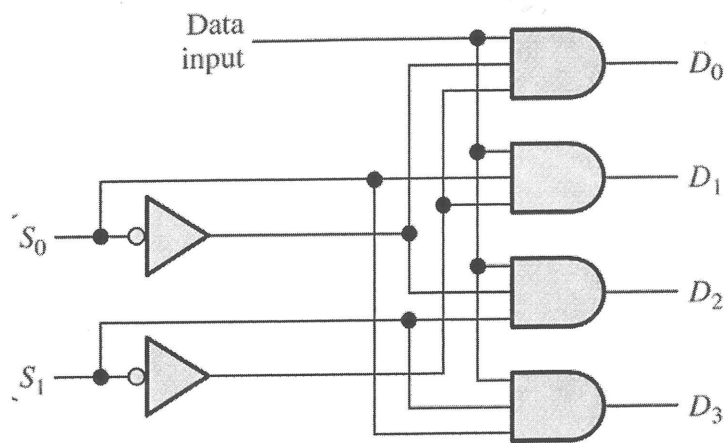


Figure 1/Rajah 1

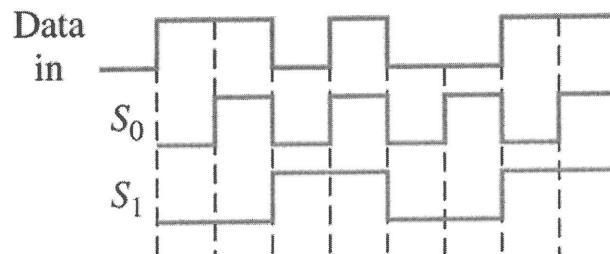


Figure 2/Rajah 2

9. Draw the timing diagram of the output waveform for a gate D latch if the latch is initially RESET. [5m]
Lukis gambarajah masa bagi gelombang keluaran selak get D jika nilai awalan selak adalah RESET.

