



**FINAL EXAMINATION / PEPERIKSAAN AKHIR
SEMESTER 2 – SESSION 2016 / 2017
PROGRAM KERJASAMA**

COURSE CODE : DDWE 1113
KOD KURSUS

COURSE NAME : CIRCUIT THEORY 2 / TEORI LITAR 2
NAMA KURSUS

YEAR / PROGRAMME : 1DDWB/E/K
TAHUN / PROGRAM

DURATION : 2 HOURS 30 MINUTES / 2 JAM 30 MINIT
TEMPOH

DATE : MARCH/APRIL 2017
TARIKH

INSTRUCTION : ANSWER ALL QUESTIONS / JAWAB SEMUA SOALAN
ARAHAH

(You are required to write your name and your lecturer's name on your answer script)
(Pelajar dikehendaki tuliskan nama dan nama pensyarah pada skrip jawapan)

NAME / NAMA PELAJAR	:
I.C NO. / NO. K/PENGENALAN	:
YEAR / PROGRAMME TAHUN / PROGRAM	:
COLLEGE'S NAME NAMA KOLEJ	:
LECTURER'S NAME NAMA PENSYARAH	:

This examination paper consists of 7 pages including the cover
Kertas soalan ini mengandungi 7 muka surat termasuk kulit hadapan

**PUŞAT PENGAJIAN DIPLOMA
SPACE
UTM *International Campus*
PETIKAN DARIPADA PERATURAN AKADEMIK**

ARAHAN AM

1. PENYELEWENGAN AKADEMIK (SALAH LAKU PEPERIKSAAN)

- 1.1 Pelajar tidak boleh melakukan mana-mana salah laku peperiksaan seperti berikut:-
- (a) Memberi atau menerima atau memiliki sebarang maklumat dalam bentuk elektronik, cetak atau apa-apa jua bentuk lain yang ada kaitan dengan sesuatu kursus semasa peperiksaan bagi kursus tersebut dijalankan sama ada di dalam atau di luar Dewan/Bilik Peperiksaan melainkan dengan kebenaran Ketua Pengawas.
 - (b) Menggunakan maklumat yang diperolehi seperti di perkara 1(a) di atas bagi tujuan menjawab soalan peperiksaan.
 - (c) Menipu atau cuba untuk menipu atau berkelakuan mengikut cara yang boleh ditafsirkan sebagai menipu atau cuba untuk menipu semasa peperiksaan sedang berjalan.
 - (d) Lain-lain salah laku yang ditetapkan oleh Universiti.

2. HUKUMAN

- 2.1 Sekiranya pelajar didapati telah melakukan pelanggaran mana-mana peraturan peperiksaan ini, setelah dibicara oleh Jawatankuasa Akademik Fakulti dan disabitkan kesalahannya, Senat boleh mengambil tindakan dari mana-mana satu, atau kombinasi yang sesuai dari dua atau lebih hukuman-hukuman berikut :-
- (a) Memberi markah SIFAR (0) bagi keseluruhan keputusan peperiksaan mata pelajaran yang berkenaan. (Termasuk kerja kursus).
 - (b) Memberi markah SIFAR (0) bagi semua mata pelajaran yang didaftarkan kepada semester tersebut.
 - (c) Pelajar yang didapati melakukan kesalahan kali kedua hendaklah diambil tindakan tataterib mengikut peruntukan Akta Universiti dan Kolej Universiti, 1971, Kaedah-kaedah Universiti Teknologi Malaysia (Tataterib Pelajar-pelajar), 1999.

Q1. Referring to Figure Q1, given $i_s(t) = 30 \cos(200t + 50^\circ)$ A.

- (a) Find the total impedance, Z_T .
- (b) Determine the current, $i_1(t)$ using the current divider rule.
- (c) Calculate the voltage, V_L .
- (d) Sketch the phasor diagram of V_L and I_1 on the same axis.
- (e) State the phase relationship between V_L and I_1 .

Merujuk kepada Rajah Q1, diberi $i_s(t) = 30 \cos(200t + 50^\circ)$ A.

- (a) Cari galangan total, Z_T .
- (b) Tentukan arus, $i_1(t)$ menggunakan aturan pembahagi arus.
- (c) Kira nilai voltan V_L .
- (d) Lakarkan gambar rajah pemfasa untuk V_L dan I_1 di atas paksi yang sama.
- (e) Nyatakan hubungan fasa di antara V_L dan I_1 .

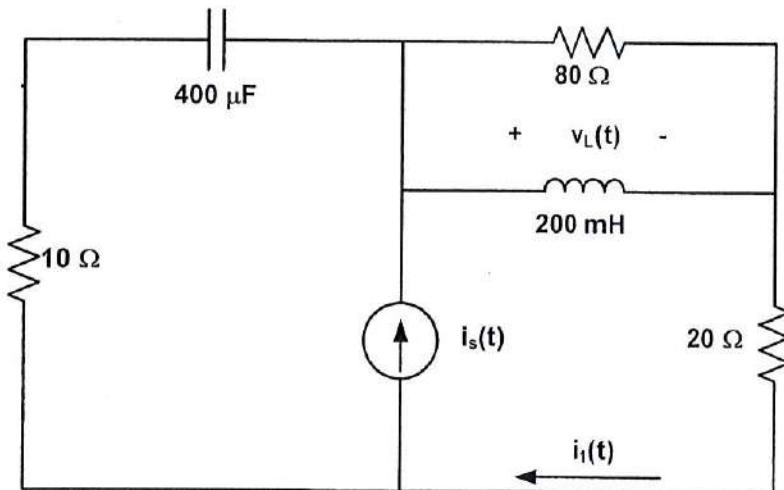


Figure Q1/ Rajah Q1

(18 marks/markah)

- Q2. Referring to Figure Q2, find the voltage V_o using mesh analysis.

Merujuk kepada Rajah Q2, cari nilai voltan V_o dengan menggunakan analisa jejaring.

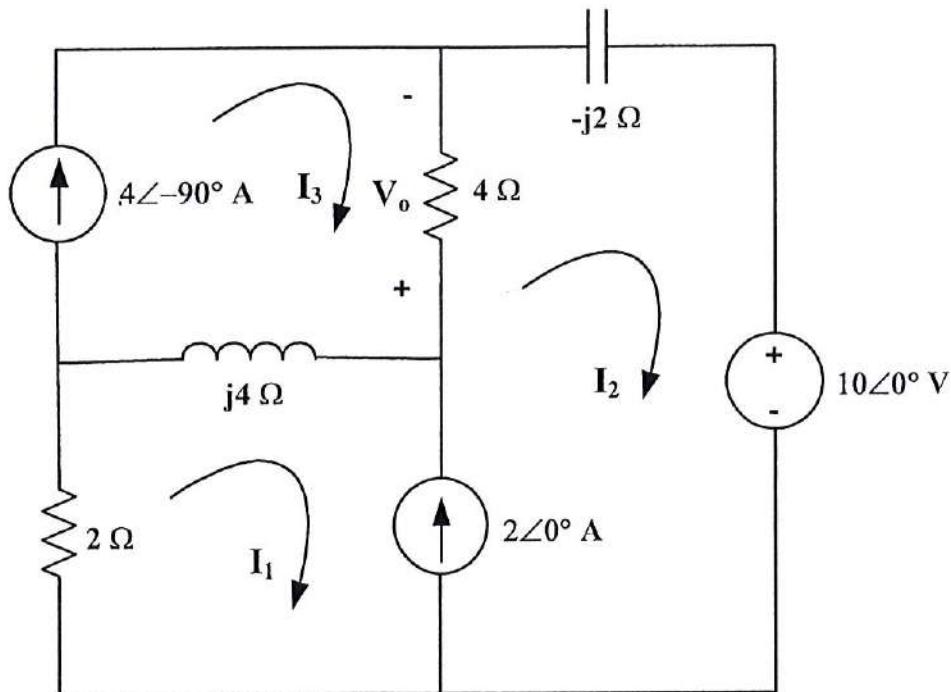


Figure Q2/Rajah Q2

(17 marks/markah)

- Q3. Referring to Figure Q3, find the current I_C using superposition theorem.

Merujuk kepada litar dalam Rajah Q3, dapatkan arus I_C menggunakan teorem tindihan.

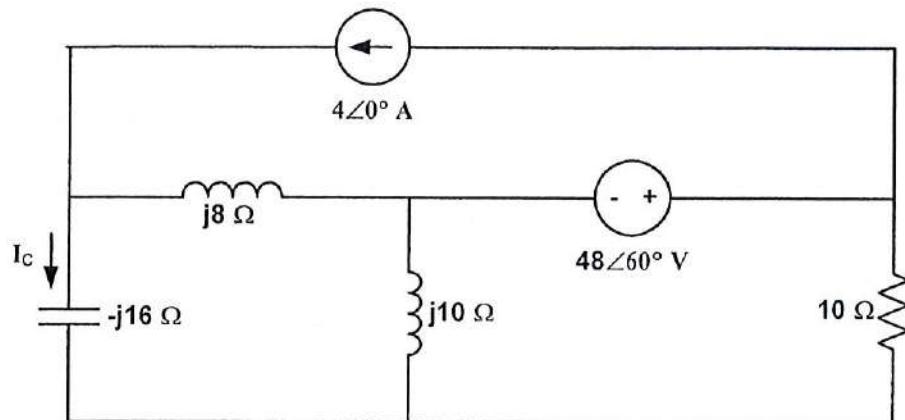


Figure Q3 / Rajah Q3

(16 marks/markah)

- Q4. Referring to the circuit in Figure Q4, determine voltage, V_R using source transformation method.

Merujuk kepada litar dalam Rajah Q4, tentukan nilai voltan, V_R dengan kaedah penukaran sumber bekalan.

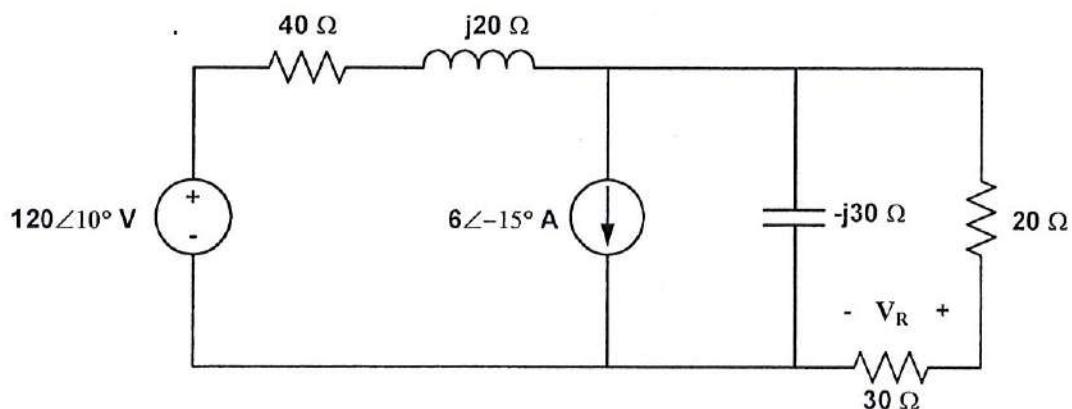


Figure Q4/Rajah Q4

(15 marks/markah)

- Q5. Referring to the circuit in Figure Q5, determine the Thevenin's equivalent circuit as seen from terminals a-b.

If a load impedance, Z_L is to be connected between terminals a-b, what would be the value of Z_L for maximum power to be delivered to the load impedance, Z_L ?

Calculate this maximum power transferred to the load impedance, Z_L .

Merujuk kepada Rajah Q5, tentukan litar setara Thevenin sebagaimana dilihat daripada punca-punca a-b.

Jika satu galangan beban, Z_L hendak disambung diantara punca-punca a-b apakah nilai yang sepatutnya untuk Z_L ini supaya kuasa yang maksima di hantar kepada galangan beban, Z_L ?

Kira nilai kuasa maksima yang dihantar kepada galangan beban, Z_L itu.

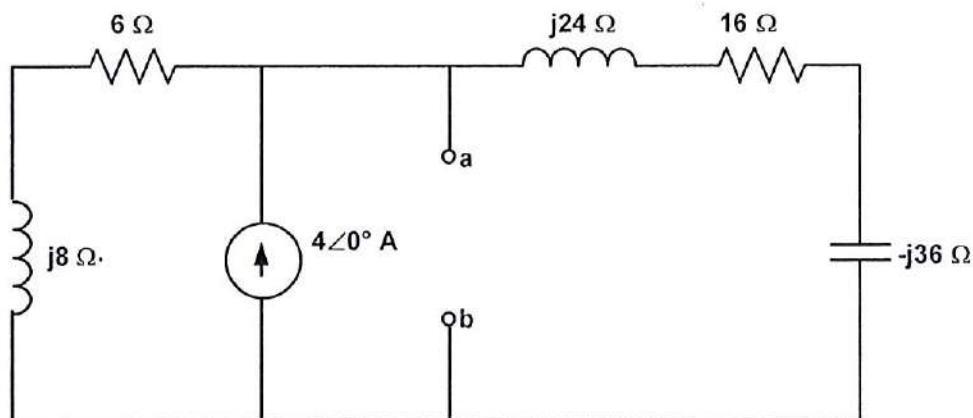


Figure Q5 / Rajah Q5

(19 marks/markah)

- Q6. A circuit with two sources is shown in Figure Q6. Find V_o when the operational amplifier is assumed to be ideal.

Satu litar dengan dua sumber bekalan adalah seperti ditunjukkan dalam Rajah Q6.
Dapatkan nilai V_o bilamana penguat kendalian dianggap unggul.

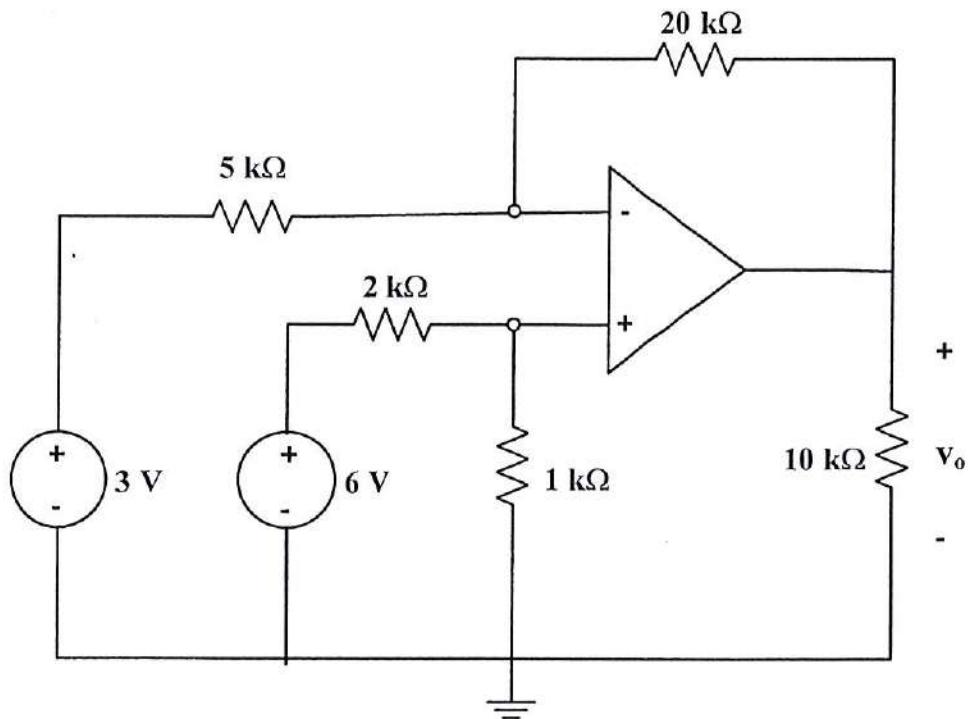


Figure Q6/Rajah Q6

(15 marks/markah)

Mukasurat ini sengaja dibiarkan kosong

[This page is purposely left blank]