



**FINAL EXAMINATION / PEPERIKSAAN AKHIR  
SEMESTER 2 – SESSION 2021 / 2022 / SEMESTER 2 – SESI 2021 / 2022  
PROGRAM KERJASAMA**

COURSE CODE : DDWD 1243  
KOD KURSUS

COURSE NAME : DIGITAL LOGIC  
NAMA KURSUS LOGIK DIGITAL

YEAR / PROGRAMME : 1 DDWD  
TAHUN / PROGRAM

DURATION : 3 HOURS (INCLUDING SUBMISSION HOUR)  
TEMPOH 3 JAM (TERMASUK MASA PENGHANTARAN)

DATE : JUNE / JULY 2022  
TARIKH JUN / JULAI 2022

**INSTRUCTION / ARAHAN:**

1. The question paper consists of **3 SECTIONS**: A, B and C.  
*Kertas soalan terdiri daripada 3 BAHAGIAN: A, B dan C.*
2. Answer **ALL** questions and write your answers on the answer sheet.  
*Jawab SEMUA soalan dan tulis jawapan anda pada kertas jawapan.*
3. Write your name, matric no., identity card no., course code, course name, section no. and lecturer's name on the first page (in the upper left corner) and every page thereafter of the answer sheet.  
*Tulis nama anda, no. matrik, no. kad pengenalan, kod kursus, nama kursus, no. seksyen dan nama pensyarah pada muka surat pertama (penjuru kiri atas) kertas jawapan dan pada setiap muka surat jawapan.*
4. Each answer sheet must have a page number written at the bottom right corner.  
*Setiap helai kertas jawapan mesti ditulis nombor muka surat pada bahagian bawah penjuru kanan.*
5. Answers should be handwritten, neat and clear.  
*Jawapan hendaklah ditulis tangan, kemas dan jelas menggunakan huruf cerai.*

**WARNING / AMARAN**

Students caught copying / cheating during the examination will be liable for disciplinary actions and the

faculty may recommend the student to be expelled from sitting for exam.

*Pelajar yang ditangkap meniru / menipu semasa peperiksaan akan dikenakan tindakan disiplin dan pihak fakulti boleh mengesyorkan pelajar diusir dari menduduki peperiksaan.*

**ONLINE EXAMINATION RULES AND REGULATIONS**  
**PERATURAN PEPERIKSAAN SECARA DALAM TALIAN**

1. Student must carefully listen and follow instructions provided by invigilator.  
*Pelajar mesti mendengar dan mengikuti arahan yang diberikan oleh pengawas peperiksaan dengan teliti.*
2. Student is allowed to start examination only after confirmation of invigilator if all needed conditions are implemented.  
*Pelajar dibenarkan memulakan peperiksaan hanya setelah pengesahan pengawas peperiksaan sekiranya semua syarat yang diperlukan telah dilaksanakan.*
3. During all examination session student has to ensure, that he is alone in the room.  
*Semasa semua sesi peperiksaan pelajar harus memastikan bahawa dia bersendirian di dalam bilik.*
4. During all examination session student is not allowed to use any other devices, applications except other sites permitted by course lecturer.  
*Sepanjang sesi peperiksaan pelajar tidak dibenarkan menggunakan peranti dan aplikasi lain kecuali yang dibenarkan oleh pensyarah kursus.*
5. After completing the exam student must inform invigilator via the set communication platform (eg. WhatsApp etc.) about completion of exam and after invigilator's confirmation leave examination session.  
*Selepas peperiksaan selesai, pelajar mesti memaklumkan kepada pengawas peperiksaan melalui platform komunikasi yang ditetapkan (contoh: Whatsapp dan lain-lain) mengenai peperiksaan yang telah selesai dan meninggalkan sesi peperiksaan selepas mendapat pengesahan daripada pengawas peperiksaan.*
6. Any technical issues in submitting answers online have to be informed to respective lecturer within the given 30 minutes. Request for re-examination or appeal will not be entertain if complains are not made by students to their lecturers within the given 30 minutes.  
*Sebarang masalah teknikal dalam menghantar jawapan secara dalam talian perlu dimaklumkan kepada pensyarah masing-masing dalam masa 30 minit yang diberikan. Permintaan untuk pemeriksaan semula atau rayuan tidak akan dilayan sekiranya aduan tidak dibuat oleh pelajar kepada pensyarah mereka dalam masa 30 minit yang diberikan.*
7. During online examination, the integrity and honesty of the student is also tested. At any circumstances student is not allowed to cheat during examination session. If any kind of cheating behaviour is observed, UTM have a right to follow related terms and provisions stated in the respective Academic Regulations and apply needed measures.  
*Semasa peperiksaan dalam talian, integriti dan kejujuran pelajar juga diuji. Walau apa pun keadaan pelajar tidak dibenarkan menipu semasa sesi peperiksaan. Sekiranya terdapat sebarang salah laku, UTM berhak untuk mengikuti terma yang dinyatakan dalam Peraturan Akademik.*

Excerpts from online final exam guidelines  
*Petikan daripada panduan peperiksaan akhir dalam talian*  
*Universiti Teknologi Malaysia.*

## **SECTION A: TRUE AND FALSE [10 MARKS]**

### **BAHAGIAN A: BETUL DAN SALAH [10 MARKAH]**

**Instruction:** Write “T” for TRUE statement or “F” for FALSE statement in your answer sheet.

**Arahan:** Tuliskan “T” bagi pernyataan yang BENAR atau “F” bagi pernyataan yang SALAH dalam kertas jawapan anda.

---

1. In Variable, complement and literal are all terms used in Boolean algebra.

*Dalam Pembolehubah, pelengkap dan literal adalah semua istilah yang digunakan dalam algebra Boolean.*

2. Addition in Boolean algebra is equivalent to the NOR function.

*Penambahan dalam algebra Boolean adalah bersamaan dengan fungsi NOR.*

3. The complement of 0 is 0 itself.

*Pelengkap 0 ialah 0 sendiri.*

4. When a Boolean variable is multiplied by its complement, the result is the variable.

*Apabila pembolehubah Boolean didarab dengan pelengkapnya, hasilnya ialah pembolehubah.*

5. If the inputs of an exclusive-OR gate are the same, the output is LOW (0).

*Jika input get eksklusif-OR adalah sama, output adalah RENDAH (0).*

6. The dual symbol for a NAND gate is a negative-AND symbol.

*Dwi simbol untuk get NAND ialah simbol-AND negatif.*

7. Negative-OR is equivalent to NAND.

*Negatif-OR adalah bersamaan dengan NAND.*

8. A latch is considered to be in RESET state when the Q output is low.

*Selak dianggap berada dalam keadaan RESET apabila output Q rendah.*

9. A gated D latch cannot be used to change state.

*Get Selak D tidak boleh digunakan untuk menukar keadaan.*

10. An edge-triggered D flip-flop change state whenever the D input changes.

*Pemicu flip-flop D berubah keadaan apabila input D berubah.*

**SECTION B: OBJECTIVE [20 MARKS]**

**BAHAGIAN B: OBJEKTIF [20 MARKAH]**

**Instruction:** Write the correct answer in your answer sheet.

*Arahan:* Tuliskan jawapan yang tepat di dalam kertas jawapan anda.

---

1. The decimal equivalent of 10002 is \_\_\_\_\_.

*Nombor desimal 10002 bersamaan dengan \_\_\_\_\_.*

- A. 2
- B. 4
- C. 6
- D. 8

2. The **AND** operation can be produced with \_\_\_\_\_.

*Operasi AND boleh dihasilkan dengan \_\_\_\_\_.*

- A. two NAND gates / dua get NAND
- B. three NAND gates / tiga get NAND
- C. one NOR gate / satu get NOR
- D. three NOR gates / tiga get NOR

3. A flip-flop is RESET when\_\_\_\_\_.

*Flip-flop adalah RESET apabila \_\_\_\_\_.*

- A. J=0, K=0
- B. J=0, K=1
- C. J=1, K=0
- D. J=1, K=1

4. In a 7-segment display, LED b and c lit up. The decimal number displayed is \_\_\_\_\_.

*Dalam paparan 7 segmen, LED b dan c menyala. Nombor perpuluhan yang dipaparkan adalah\_\_\_\_\_.*

- A. 9
- B. 7
- C. 3
- D. 1

5. Simplify  $Y = AB' + (A'+B)C$ .

Permudahkan  $Y = AB' + (A'+B)C$ .

- A.  $AB' + C$
- B.  $AB + AC$
- C.  $A'B' + AC'$
- D.  $AB + A$

6. Produce the Boolean expression ( $R$ ) for the logic circuit in Figure B-1.

Hasilkan penyataan Boolean ( $R$ ) bagi litar logik pada Rajah B-1.

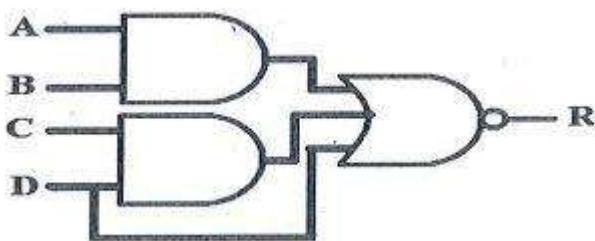


Figure B-1 / Rajah B-1

- A.  $AB + CD + D$
- B.  $\overline{AB} + \overline{CD} + \overline{D}$
- C.  $(A + B)(C + D)(D)$
- D.  $\overline{(A + B)(C + D)(D)}$

7. For the k-map in the given figure the simplified Boolean expression is \_\_\_\_\_

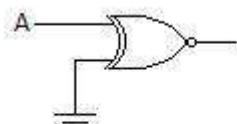
Untuk k-map dalam rajah diberi, ungkapan Boolean yang dipermudahkan ialah \_\_\_\_\_

		CD	00	01	11	10
		AB	00			
00	01	00				
		01		1		
11	10	11		1	1	
		10			1	

- A.  $A'C' + A'D' + ABC$
- B.  $A'C + A'D' + ABC$
- C.  $A'C + A'D' + ACD$
- D.  $A'C' + A'D' + ABC'$

8. For the gate in the given figure the output will be \_\_\_\_\_

Untuk get pada rajah yang diberikan, output akan menjadi \_\_\_\_\_



- A. 0
- B. 1
- C. A
- D. A'

9. How many AND gates are required to realize  $Y = CD + EF + G$ ?

Berapakah get AND yang diperlukan untuk menyelesaikan  $Y = CD + EF + G$ ?

- A. 4
- B. 5
- C. 3
- D. 2

10. According to commutative law of multiplication \_\_\_\_\_

Berdasarkan hukum kalis tukar tertib bagi penggandaan \_\_\_\_\_

- A.  $AB = BA$
- B.  $A = AA$
- C.  $(AB)$
- D.  $A0 = A$

**SECTION C: STRUCTURE [70 MARKS]**

**BAHAGIAN C: STRUKTUR [70 MARKAH]**

**Instruction:** Answer all questions and write the answer in your answer sheet.

**Arahan:** Jawab semua soalan dan tuliskan jawapan di dalam kertas jawapan anda.

**QUESTION 1 / SOALAN 1**

- a) Write the names of **basic logical operators**. [3M]

*Tuliskan nama pengendali logik asas.*

- b) A portion of a periodic digital waveform is shown in Figure 1. The measurements are in milliseconds.

Determine the following:

*Sebahagian daripada bentuk gelombang digital berkala ditunjukkan dalam Rajah 1. Pengukuran adalah dalam milisaat. Tentukan yang berikut:*

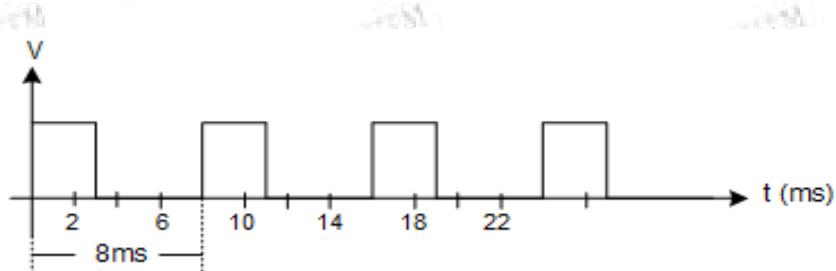


Figure 1/Rajah 1

- i. What is the frequency of the waveform? [2M]

*Apakah nilai frekuensi bagi gelombang tersebut?*

- ii. Determine the duty cycle of the waveform. Is it periodic or non-periodic waveform? [3M]

*Tentukan nilai kitar kerja gelombang tersebut. Adakah gelombang tersebut berkala atau tidak-berkala?*

**QUESTION 2 / SOALAN 2**

- a) Convert the fractional binary number 10.111 to decimal [3M]

*Tukarkan nombor perpuluhan binari 10.111 kepada desimal.*

- b) Perform the subtractions of the signed number 11100111 – 00010011 [3M]

*Tunjukkan penolakan nombor bertanda 11100111 – 00010011*

- c) Convert hexadecimal to binary: AFD3.0BC [2M]

Tukarkan heksadesimal kepada binari: AFD3.0BC

- d) Add the following hexadecimal number: FF1C + A12C [2M]

Tambahkan nombor heksadesimal berikut: FF1C + A12C

### **QUESTION 3 / SOALAN 3**

- a) List TWO (2) types of standard form of a Boolean expression. [2M]

Senaraikan DUA (2) jenis bentuk piawai bagi ungkapan Boolean.

- b) Refer Figure 3(b) / Rujuk Rajah 3(b):

- i. Write the Boolean expression of the output F.

Tuliskan persamaan Boolean bagi keluaran F.

- ii. Write a standard SOP (sum-of-product) expression of the output F.

Tuliskan persamaan piawai SOP (hasil darab hasil tambah) bagi keluaran F.

- iii. Draw the Figure by using two inputs NAND gate only.

Lukis Rajah dengan menggunakan dua input get TAK-DAN sahaja.

[10M]

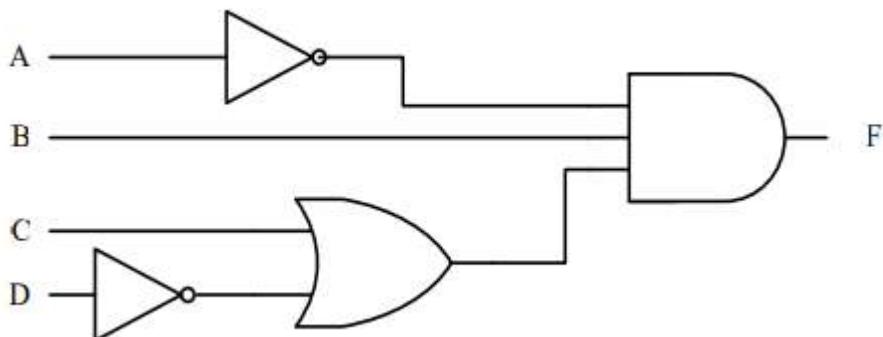


Figure 3 (b) / Rajah 3(b)

- c) Simplify the following expression using Boolean Algebra and De-Morgan's theorem (if necessary).

Ringkaskan persamaan berikut menggunakan Aljabar Boolean dan 'De-Morgan's theorem' (jika perlu).

i)  $X = (A + \bar{A}B)$  [2M]

ii)  $Y = (A + \bar{B})(AB + AB\bar{C})$  [3M]

iii)  $Z = (\overline{A + B + D})(\overline{ABD})$  [4M]

#### **QUESTION 4 / SOALAN 4**

For the Karnaugh map in Figure 4, get the simplified SOP and POS expression.

[6M]

*Bagi Peta Karnaugh dalam Rajah 4, dapatkan ungkapan teringkas bagi SOP dan POS.*

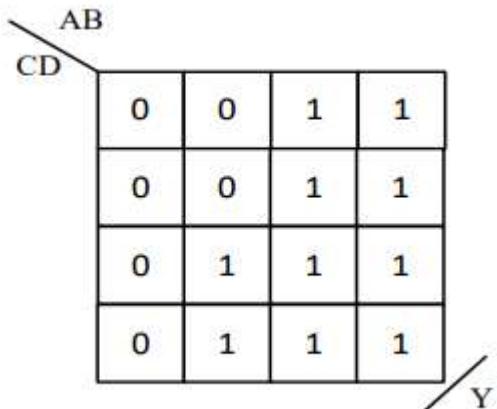


Figure 4 / Rajah 4

#### **QUESTION 5 / SOALAN 5**

Based on Figure 5, answer the following questions.

*Berdasarkan Rajah 5, jawab soalan berikut:*

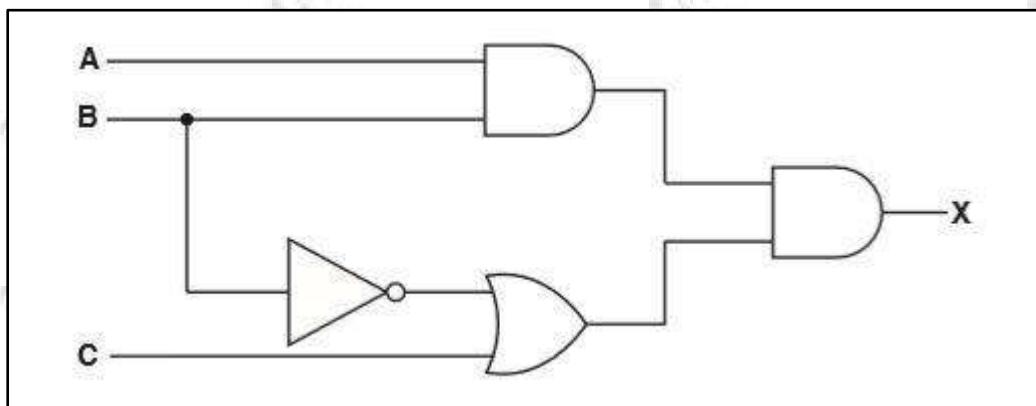


Figure 5 / Rajah 5

- a) Express Boolean equation for X.

[2M]

*Tulis persamaan Boolean bagi X.*

- b) Construct a **truth table** from the Boolean expression derived.

[8M]

Bina jadual kebenaran berdasarkan persamaan Boolean yang diterbitkan.

A	B	C			

### **QUESTION 6 / SOALAN 6**

- a) The data-input and data-select waveform in Figure 6(b) are applied to the multiplexer in Figure 6(a).

Determine the output waveform in relation to the inputs.

[8M]

*Bentuk gelombang masukan-data dan pemilih- data pada Rajah 6(b) diberikan pada pemultipleks dalam Rajah 6(a). Tentukan bentuk gelombang keluaran yang berkaitan dengan masukan tersebut.*

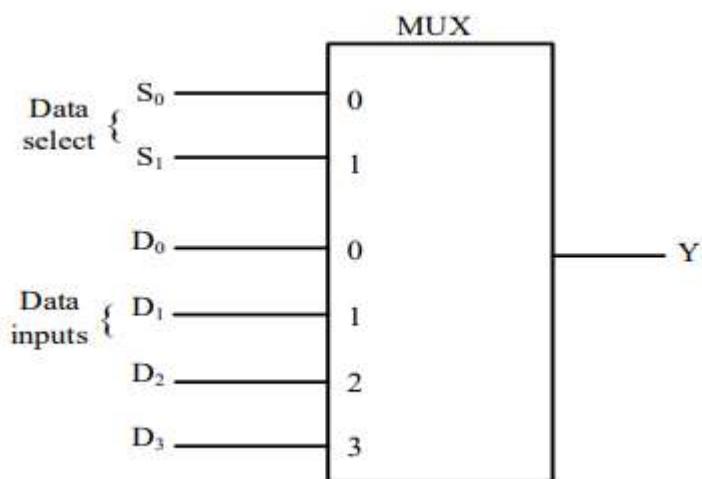


Figure 6(a) / Rajah 6(a)

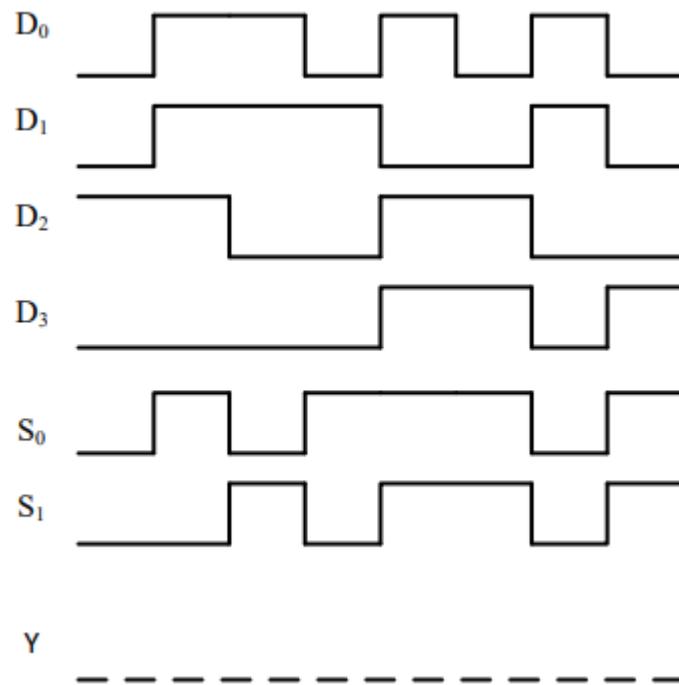


Figure 6(b) / Rajah 6(b)

- b) Given the waveform in Figure 2 (a) for the D input and the clock, determine the Q output waveform if the flip flop starts out RESET. Draw your Q output at Figure 2 (b) [7M]

*Diberi bentuk gelombang dalam Rajah 2 (a) untuk input D dan jam, tentukan bentuk gelombang output Q jika flip flop bermula RESET. Lukis output Q anda pada Rajah 2 (b)*

